

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:

Shinichi KOUZUMA

New U.S. Application

Filed: February 12, 2002

For: LEVEL SHIFT CIRCUIT

Art Unit: TBA

Examiner: TBA

Atty. Docket No. 32011-178431

Customer No.



26694

PATENT TRADEMARK OFFICE

JC929 U.S. PTO  
10/073022  
02/12/02

**Claim for Priority Under 37 C.F.R. § 1.55**

Assistant Commissioner for Patents  
Washington, D.C. 20231

Sir:

Applicants hereby claim priority of the following application(s) under the provisions  
of 35 U.S.C. § 119.

Japanese Application No. 153666/2001, filed May 23, 2001.

Respectfully submitted,

Date: 2/12/02

for James R. Burdett 42,709  
Registration No. 31,594  
VENABLE  
P.O. Box 34385  
Washington, D.C. 20043-9998

Telephone: (202) 962-4800

Telefax: (202) 962-8300

1c929 U.S. PTO

10/073022



02/12/02

**PATENT OFFICE  
JAPANESE GOVERNMENT**

This is to certify that the annexed is a true copy of the following application as filed with this office.

Date of Application: May 23, 2001

Application Number: 2001-153666

Applicant(s): Oki Electric Industry Co., Ltd.  
Oki Micro Design Co., Ltd.

Dated July 27, 2001

Commissioner,  
Patent Office Kozo Oikawa

Certificate No. 2001-3066730

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

JC929 U.S. PTO  
10/073022  
02/12/02

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
with this Office

出 願 年 月 日  
Date of Application:

2001年 5月23日

出 願 番 号  
Application Number:

特願2001-153666

出 願 人  
Applicant(s):

沖電気工業株式会社  
株式会社 沖マイクロデザイン

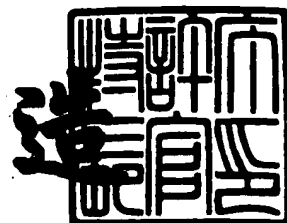
CERTIFIED COPY OF  
PRIORITY DOCUMENT

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2001年 7月27日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

及 川 耕 造



【書類名】 特許願

【整理番号】 OH003631

【あて先】 特許庁長官殿

【国際特許分類】 H03K 19/0175  
H03K 5/02

【発明者】

【住所又は居所】 宮崎県宮崎郡清武町大字木原 7 0 8 3 番地 株式会社沖  
マイクロデザイン内

【氏名】 ▲高▼妻 真一

【特許出願人】

【識別番号】 000000295

【氏名又は名称】 沖電気工業株式会社

【特許出願人】

【識別番号】 591049893

【氏名又は名称】 株式会社沖マイクロデザイン

【代理人】

【識別番号】 100085419

【弁理士】

【氏名又は名称】 大垣 孝

【手数料の表示】

【予納台帳番号】 012715

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9001068

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 レベルシフト回路

【特許請求の範囲】

【請求項 1】 第 1 ノードと第 1 電源ラインとを、第 2 ノードが第 2 電源電位のときに接続し且つ前記第 2 ノードが第 1 電源電位のときに接続しない、第 1 トランジスタ回路と、

前記第 2 ノードと前記第 1 電源ラインとを、前記第 1 ノードが前記第 2 電源電位のときに接続し且つ前記第 1 ノードが前記第 1 電源電位のときに接続しない、第 2 トランジスタ回路と、

前記第 1 ノードと第 2 電源ラインとを、入力信号が第 1 入力電位のときに接続し且つ前記入力信号が第 2 入力電位のときに接続しない、第 3 トランジスタ回路と、

前記第 2 ノードと前記第 2 電源ラインとを、前記入力信号が第 2 入力電位のときに接続し且つ前記入力信号が前記第 1 入力電位のときに接続しない、第 4 トランジスタ回路と、

前記第 2 ノードまたは前記第 1 ノードが前記第 1 電源ラインおよび前記第 2 の電源ラインの両方と接続されたときに、当該ノードの流入電流と放出電流との比を、制御信号に応じて切り換える第 5 トランジスタ回路と、

を備えることを特徴とするレベルシフト回路。

【請求項 2】 前記第 1 トランジスタ回路が、一端子が前記第 1 電源ラインに接続され、他端子が前記第 1 ノードに接続され、且つ、制御端子が前記第 2 ノードに接続された第 1 導電型の第 1 トランジスタを備え、

前記第 2 トランジスタ回路が、一端子が前記第 1 電源ラインに接続され、他端子が前記第 2 ノードに接続され、且つ、制御端子が前記第 1 ノードに接続された第 1 導電型の第 2 トランジスタを備え、

前記第 3 トランジスタ回路が、一端子が前記第 2 電源ラインに接続され、他端子が前記第 1 ノードに接続され、且つ、制御端子が前記入力信号を入力する第 2 導電型の第 3 トランジスタを備え、

前記第 4 トランジスタ回路が、一端子が前記第 2 電源ラインに接続され、他端

子が前記第 2 ノードに接続され、且つ、制御端子が前記入力信号の反転値を入力する第 2 導電型の第 4 トランジスタを備える、

ことを特徴とする請求項 1 に記載のレベルシフト回路。

【請求項 3】 前記第 1 トランジスタ回路が、一端子が前記第 1 電源ラインに接続され且つ制御端子が前記第 2 ノードに接続された第 1 導電型の第 5 トランジスタと、一端子が前記第 5 トランジスタの他端子に接続され、他端子が前記第 1 ノードに接続され且つ制御端子から前記入力信号を入力する第 1 導電型の第 6 トランジスタとを備え、

前記第 2 トランジスタ回路が、一端子が前記第 1 電源ラインに接続され且つ制御端子が前記第 1 ノードに接続された第 1 導電型の第 7 トランジスタと、一端子が前記第 7 トランジスタの他端子に接続され、他端子が前記第 2 ノードに接続され、且つ、制御端子が前記入力信号の反転値を入力する第 1 導電型の第 8 トランジスタとを備え、

前記第 3 トランジスタ回路が、一端子が前記第 2 電源ラインに接続され、他端子が前記第 1 ノードに接続され、且つ、制御端子が前記入力信号を入力する第 2 導電型の第 9 トランジスタを備え、

前記第 4 トランジスタ回路が、一端子が前記第 2 電源ラインに接続され且つ他端子が前記第 2 ノードに接続され、且つ、制御端子が前記入力信号の反転値を入力する第 2 導電型の第 1 0 トランジスタを備える、

ことを特徴とする請求項 1 に記載のレベルシフト回路。

【請求項 4】 前記第 5 トランジスタ回路が、

一端子が前記第 2 電源ラインに接続され且つ制御端子から前記制御信号を入力する第 2 導電型の第 1 1 トランジスタと、

一端子が前記第 1 1 トランジスタの他端子に接続され、他端子が前記第 2 ノードに接続され且つ制御端子が前記入力信号の反転値を入力する第 2 導電型の第 1 2 トランジスタと、

を備えることを特徴とする請求項 1 ～ 3 のいずれかに記載のレベルシフト回路

【請求項 5】 前記第 5 トランジスタ回路が、

前記第 2 電源ラインと前記第 4 トランジスタ回路との間に設けられ、且つ、制御端子から前記制御信号を入力する第 2 導電型の第 1 3 トランジスタと、

前記第 2 電源ラインと前記第 4 トランジスタ回路との間に設けられ、且つ、制御端子から前記入力信号の反転値を入力する第 2 導電型の第 1 4 トランジスタと

を備えることを特徴とする請求項 1 ～ 3 のいずれかに記載のレベルシフト回路

【請求項 6】 前記第 5 のトランジスタ回路が、

一端子が前記第 2 電源ラインに接続され且つ制御端子から前記制御信号を入力する第 2 導電型の第 1 5 トランジスタと、

一端子が前記第 1 5 トランジスタの他端子に接続され、他端子が前記第 1 ノードに接続され且つ制御端子が前記入力信号を入力する第 2 導電型の第 1 6 トランジスタと、

一端子が前記第 2 電源ラインに接続され且つ制御端子から前記制御信号を入力する第 2 導電型の第 1 7 トランジスタと、

一端子が前記第 1 7 トランジスタの他端子に接続され、他端子が前記第 2 ノードに接続され且つ制御端子が前記入力信号の反転値を入力する第 2 導電型の第 1 8 トランジスタと、

を備えることを特徴とする請求項 1 ～ 3 のいずれかに記載のレベルシフト回路

【請求項 7】 前記第 5 トランジスタ回路が、

前記第 2 電源ラインと前記第 3 トランジスタ回路との間に設けられ、且つ、制御端子から前記制御信号を入力する第 2 導電型の第 1 9 トランジスタと、

前記第 2 電源ラインと前記第 3 トランジスタ回路との間に設けられ、且つ、制御端子から前記入力信号を入力する第 2 導電型の第 2 0 トランジスタと、

前記第 2 電源ラインと前記第 4 トランジスタ回路との間に設けられ、且つ、制御端子から前記制御信号を入力する第 2 導電型の第 2 1 トランジスタと、

前記第 2 電源ラインと前記第 4 トランジスタ回路との間に設けられ、且つ、制御端子から前記入力信号の反転値を入力する第 2 導電型の第 2 2 トランジスタと

を備えることを特徴とする請求項 1 ～ 3 のいずれかに記載のレベルシフト回路

【請求項 8】 前記第 5 トランジスタ回路が、

一端子が前記第 1 電源ラインに接続され、制御端子から前記制御信号を入力する第 1 導電型の第 2 3 トランジスタと、

一端子が前記第 2 3 トランジスタの他端子に接続され、他端子が前記第 2 ノードに接続され、且つ、制御端子が前記第 1 ノードに接続された第 1 導電型の第 2 4 トランジスタと、

を備えることを特徴とする請求項 1 ～ 3 のいずれかに記載のレベルシフト回路

【請求項 9】 前記第 5 トランジスタ回路が、

前記第 2 トランジスタ回路と前記第 1 電源ラインとの間に設けられ、且つ、制御端子が前記制御信号を入力する第 1 導電型の第 2 5 トランジスタと、

前記第 2 トランジスタ回路と前記第 1 電源ラインとの間に設けられ、且つ、制御端子が前記第 1 ノードに接続された第 1 導電型の第 2 6 トランジスタと、

を備えることを特徴とする請求項 1 ～ 3 のいずれかに記載のレベルシフト回路

【請求項 1 0】 前記第 5 トランジスタ回路が、

一端子が前記第 1 電源ラインに接続され、制御端子から前記制御信号を入力する第 1 導電型の第 2 7 トランジスタと、

一端子が前記第 2 7 トランジスタの他端子に接続され、他端子が前記第 1 ノードに接続され、且つ、制御端子が前記第 2 ノードに接続された第 1 導電型の第 2 8 トランジスタと、

一端子が前記第 1 電源ラインに接続され、制御端子から前記制御信号を入力する第 1 導電型の第 2 9 トランジスタと、

一端子が前記第 2 9 トランジスタの他端子に接続され、他端子が前記第 2 ノードに接続され、且つ、制御端子が前記第 1 ノードに接続された第 1 導電型の第 3 0 トランジスタと、



を備えることを特徴とする請求項 1 ～ 3 のいずれかに記載のレベルシフト回路

【請求項 1 1】 前記第 5 トランジスタ回路が、

前記第 1 トランジスタ回路と前記第 1 電源ラインとの間に設けられ、且つ、制御端子が前記制御信号を入力する第 1 導電型の第 3 1 トランジスタと、

前記第 1 トランジスタ回路と前記第 1 電源ラインとの間に設けられ、且つ、制御端子が前記第 2 ノードに接続された第 1 導電型の第 3 2 トランジスタと、

前記第 2 トランジスタ回路と前記第 1 電源ラインとの間に設けられ、且つ、制御端子が前記制御信号を入力する第 1 導電型の第 3 3 トランジスタと、

前記第 2 トランジスタ回路と前記第 1 電源ラインとの間に設けられ、且つ、制御端子が前記第 1 ノードに接続された第 1 導電型の第 3 4 トランジスタと、

を備えることを特徴とする請求項 1 ～ 3 のいずれかに記載のレベルシフト回路

【請求項 1 2】 前記第 5 トランジスタ回路が、

一端子が前記第 1 電源ラインに接続され、且つ、制御端子が前記制御信号を入力する第 1 導電型の第 3 5 トランジスタと、

一端子が前記第 3 5 トランジスタの他端子に接続され、他端子が前記第 2 ノードに接続され、且つ、制御端子が前記入力信号の反転値を入力する第 1 導電型の第 3 6 トランジスタと、

を備えることを特徴とする請求項 1 ～ 3 のいずれかに記載のレベルシフト回路

【請求項 1 3】 前記第 5 トランジスタ回路が、

一端子が前記第 1 電源ラインに接続され、且つ、制御端子が前記制御信号を入力する第 1 導電型の第 3 7 トランジスタと、

一端子が前記第 3 7 トランジスタの他端子に接続され、他端子が前記第 2 ノードに接続され、且つ、制御端子が前記入力信号の反転値を入力する第 1 導電型の第 3 8 トランジスタと、

前記第 1 トランジスタ回路と前記第 1 電源ラインとの間に設けられ、制御端子が前記制御信号の反転値を入力する第 1 導電型の第 3 9 トランジスタと、

前記第 2 トランジスタ回路と前記第 1 電源ラインとの間に設けられ、制御端子が前記制御信号の反転値を入力する第 1 導電型の第 4 0 トランジスタと、

を備えることを特徴とする請求項 1 ～ 3 のいずれかに記載のレベルシフト回路

【請求項 1 4】 前記第 5 トランジスタ回路が、

一端子が前記第 1 電源ラインに接続され、且つ、制御端子が前記制御信号を入力する第 1 導電型の第 4 1 トランジスタと、

一端子が前記第 4 1 トランジスタの他端子に接続され、他端子が前記第 2 ノードに接続され、且つ、制御端子が前記入力信号の反転値を入力する第 1 導電型の第 4 2 トランジスタと、

一端子が前記第 1 電源ラインに接続され、他端子が前記第 1 ノードに接続され、且つ、制御端子が前記制御信号を入力する第 1 導電型の第 4 3 トランジスタと

前記第 3 トランジスタ回路と前記第 1 ノードとの間に設けられ、制御端子が前記制御信号を入力する第 2 導電型の第 4 4 トランジスタと、

を備えることを特徴とする請求項 1 ～ 3 のいずれかに記載のレベルシフト回路

【請求項 1 5】 前記第 5 トランジスタ回路が、一端子が前記第 1 電源ラインに接続され、他端子が前記第 8 トランジスタの前記一端子に接続され、且つ、制御端子が前記制御信号を入力する第 1 導電型の第 4 5 トランジスタを備えることを特徴とする請求項 3 に記載のレベルシフト回路。

【請求項 1 6】 前記第 5 トランジスタ回路が、

一端子が前記第 1 電源ラインに接続され、他端子が前記第 8 トランジスタの前記一端子に接続され、且つ、制御端子が前記制御信号を入力する第 1 導電型の第 4 6 トランジスタと、

前記第 1 トランジスタ回路と前記第 1 電源ラインとの間に設けられ、制御端子が前記制御信号の反転値を入力する第 1 導電型の第 4 7 トランジスタと、

を備えることを特徴とする請求項 3 に記載のレベルシフト回路。

【請求項 1 7】 前記第 5 トランジスタ回路が、

一端子が前記第 1 電源ラインに接続され、他端子が前記第 8 トランジスタの前記一端子に接続され、且つ、制御端子が前記制御信号を入力する第 1 導電型の第 4 8 トランジスタと、

一端子が前記第 1 電源ラインに接続され、他端子が前記第 1 ノードに接続され、且つ、制御端子が前記制御信号を入力する第 1 導電型の第 4 9 トランジスタと

前記第 3 トランジスタ回路と前記第 1 ノードとの間に設けられ、制御端子が前記制御信号を入力する第 2 導電型の第 5 0 トランジスタと、

を備えることを特徴とする請求項 3 に記載のレベルシフト回路。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

この発明は、例えば半導体集積回路等で使用されるレベルシフト回路に関し、より詳細には、レベルシフト回路の動作を高速化する技術に関する。

【0 0 0 2】

【従来の技術】

レベルシフト回路は、デジタル信号のハイレベル電圧を変換するための回路である。

【0 0 0 3】

図 1 2 (A) は、従来のレベルシフト回路の一構成例を示す回路図である。

【0 0 0 4】

このレベルシフト回路では、pMOS トランジスタ 1 2 1 1, 1 2 1 2 のソースに供給される電源電位を、3 ボルトとする。また、入力信号 I N は、ハイレベルを 1. 5 ボルトとし、且つ、ローレベルを 0 ボルトとする。インバータ 1 2 1 5 のハイレベル電位は、1. 5 ボルトとする。

【0 0 0 5】

このレベルシフト回路において、入力信号 I N がローレベルのとき、インバータ 1 2 1 5 の出力はハイレベルになる。したがって、nMOS トランジスタ 1 2 1 3 はオフしており、且つ、nMOS トランジスタ 1 2 1 4 はオンしている。n

MOSトランジスタ1214がオンしていることにより、ノードN2の電位（すなわち出力信号OUTの信号レベル）はローレベルであり、したがって、pMOSトランジスタ1211はオンしているので、ノードN1の電位はハイレベルである。このため、pMOSトランジスタ1212はオフしている。

## 【0006】

次に、入力信号INがハイレベル（1.5ボルト）に変化し、このために、インバータ1215の出力はローレベルになる。したがって、nMOSトランジスタ1213はオンし、且つ、nMOSトランジスタ1214はオフする。このとき、ノードN2の電位は、0ボルトのままである。これにより、pMOSトランジスタ1211およびnMOSトランジスタ1213が共にオンしている状態になる。そして、ノードN1の電位がpMOSトランジスタ1212のオン／オフしきい値よりも低い値まで低下すると、このpMOSトランジスタ1212がオンし、これにより、ノードN2の電位すなわち出力信号OUTの信号レベルがハイレベル（3ボルト）まで上昇する。ノードN2の電位がハイレベルになると、pMOSトランジスタ1211はオフするので、ノードN1の電位はローレベルまで下降する。

## 【0007】

続いて、入力信号INがローレベルに変化し、このために、インバータ1215の出力はハイレベルになる。したがって、nMOSトランジスタ1213はオフし、且つ、nMOSトランジスタ1214はオンする。このとき、ノードN1の電位はローレベルのままである。これにより、pMOSトランジスタ1212およびnMOSトランジスタ1214が共にオンしている状態になる。そして、ノードN2の電位がpMOSトランジスタ1211のオン／オフしきい値よりも低い値まで低下すると、このpMOSトランジスタ1211がオンする。これにより、ノードN1の電位がハイレベルになり、したがって、pMOSトランジスタ1212がオフする。このため、ノードN2の電位すなわち出力信号OUTの信号レベルは、ローレベルまで低下する。

## 【0008】

図12（B）は、従来のレベルシフト回路の、他の構成例を示す回路図である

## 【0009】

このレベルシフト回路では、pMOSトランジスタ1221, 1222のソースに供給される電源電位を、3ボルトとする。また、入力信号INは、ハイレベルを1.5ボルトとし、且つ、ローレベルを0ボルトとする。インバータ1227のハイレベル電位は、1.5ボルトとする。

## 【0010】

このレベルシフト回路は、pMOSトランジスタ1223, 1224を備えている。これらのpMOSトランジスタ1223, 1224は、ゲート電位が0ボルトのとき強くオンし、ゲート電位が1.5ボルトのとき弱くオンする。ここで、「強くオンする」とは電流能力が高いオン状態になることを言い、「弱くオンする」とは電流能力が低いオン状態になることを言う。

## 【0011】

このレベルシフト回路において、入力信号INがローレベルのとき、インバータ1227の出力はハイレベルになる。このため、nMOSトランジスタ1225はオフしており、且つ、nMOSトランジスタ1226はオンしている。また、pMOSトランジスタ1223は強くオンし、pMOSトランジスタ1224は弱くオンしている。さらに、nMOSトランジスタ1226がオンしているためノードN2の電位（すなわち出力信号OUTの信号レベル）はローレベルであり、したがって、pMOSトランジスタ1221はオンしているので、ノードN1の電位はハイレベルである。このため、pMOSトランジスタ1222はオフしている。

## 【0012】

次に、入力信号INがハイレベル（1.5ボルト）に変化し、このために、インバータ1215の出力はローレベルになる。したがって、nMOSトランジスタ1225はオンし、nMOSトランジスタ1226はオフし、pMOSトランジスタ1223は弱くオンし、且つ、pMOSトランジスタ1224は強くオンする。そして、ノードN1の電位がpMOSトランジスタ1222のオン／オフしきい値よりも低い値まで低下すると、pMOSトランジスタ1222がオンし

、これにより、ノードN2の電位すなわち出力信号OUTの信号レベルがハイレベル（3ボルト）まで上昇する。このため、pMOSトランジスタ1221はオフする。

#### 【0013】

続いて、入力信号INがローレベルに変化し、このために、インバータ1227の出力はハイレベルになる。したがって、nMOSトランジスタ1225はオフし、nMOSトランジスタ1226はオンし、pMOSトランジスタ1223は強くオンし、且つ、pMOSトランジスタ1224は弱くオンする。そして、ノードN2の電位がpMOSトランジスタ1221のオン／オフしきい値よりも低い値まで低下すると、pMOSトランジスタ1221がオンする。これにより、ノードN1の電位がハイレベルになり、したがって、pMOSトランジスタ1222がオフする。このため、ノードN2の電位すなわち出力信号OUTの信号レベルは、ローレベルまで低下する。

#### 【0014】

##### 【発明が解決しようとする課題】

しかしながら、図12（A）、（B）のレベルシフト回路は、電圧シフト量（入力信号INのハイレベル電位と出力電圧OUTのハイレベル電位との差）を大きくしようとすると、動作速度が遅くなってしまうという欠点があった。以下、この理由を説明する。

#### 【0015】

上述したように、図12（A）のレベルシフト回路では、入力信号INがローレベルからハイレベルに変化してpMOSトランジスタ1211およびnMOSトランジスタ1213が共にオンしたときに、ノードN1の電位がpMOSトランジスタ1212のオン／オフしきい値よりも低い値まで低下しなければならない。したがって、pMOSトランジスタ1211を介して電源からノードN1に供給される電流は、nMOSトランジスタ1213を介してノードN1からグラウンドに放出される電流よりも小さくなければならない。

#### 【0016】

加えて、図12（A）のレベルシフト回路では、入力信号INがハイレベルか

らローレベルに変化して pMOS トランジスタ 1 2 1 2 および nMOS トランジスタ 1 2 1 4 が共にオンしたときに、ノード N 2 の電位を pMOS トランジスタ 1 2 1 1 のオン／オフしきい値よりも低い値まで低下させなければならない。したがって、pMOS トランジスタ 1 2 1 2 を介して電源からノード N 2 に供給される電流は、nMOS トランジスタ 1 2 1 4 を介してノード N 2 からグラウンドに放出される電流よりも小さくなければならない。

## 【0 0 1 7】

したがって、図 1 2 (A) のレベルシフト回路は、pMOS トランジスタ 1 2 1 1, 1 2 1 2 の電流能力が nMOS トランジスタ 1 2 1 3, 1 2 2 4 の電流能力よりも小さくなるように、設計される。ここで、MOS トランジスタの電流能力は、ゲート電位に依存する。pMOS トランジスタ 1 2 1 1, 1 2 1 2 は、ゲート電位が 0 ボルトのときに強くオンする。これに対して、nMOS トランジスタ 1 2 1 3, 1 2 1 4 のゲートには、電源電位（例えば 3 ボルト）ではなく信号 IN（例えば 1. 5 ボルト）が印加されるので、強いオン状態にはならない。このため、pMOS トランジスタ 1 2 1 1, 1 2 1 2 は、強くオンした状態でも電流能力が十分小さくなるように、設計されなければならない。

## 【0 0 1 8】

pMOS トランジスタ 1 2 1 1, 1 2 1 2 の電流能力が大きすぎる場合、レベルシフト回路を正常に動作させるためには、これらの pMOS トランジスタ 1 2 1 1, 1 2 1 2 のゲート・ソース間電圧を小さくするか、或いは、nMOS トランジスタ 1 2 1 3, 1 2 1 4 のゲート・ソース間電圧を高くしなければならない。このためには、レベルシフト回路の電源電位を低くするか、或いは、入力信号 IN のハイレベル電位を高くしなければならない。したがって、pMOS トランジスタ 1 2 1 1, 1 2 1 2 の電流能力が大きいほど、レベルシフト回路でシフトすることができる電位差は小さくなってしまう。

## 【0 0 1 9】

その一方で、ノード N 1 の電位がオン／オフしきい値よりも低い値まで低下したとき、pMOS トランジスタ 1 2 1 2 は、ノード N 2 をハイレベルまで充電しなければならない。したがって、pMOS トランジスタ 1 2 1 2 の電流能力が小

さいと、ノードN2の電位をハイレベルまで上昇させるための時間が長くなってしまふ。同様に、ノードN2の電位がオン／オフしきい値よりも低い値まで低下したとき、pMOSトランジスタ1211は、ノードN1をハイレベルまで充電しなければならない。したがって、pMOSトランジスタ1211の電流能力が小さいと、ノードN1の電位をハイレベルまで上昇させるための時間が長くなってしまふ。

## 【0020】

このように、図12(A)のレベルシフト回路では、pMOSトランジスタ1211、1212の電流能力を大きくすると電圧シフト量が小さくなってしまひ、逆にpMOSトランジスタ1211、1212の電流能力を小さくすると動作速度が遅くなってしまふ。

## 【0021】

これに対して、図12(B)のレベルシフト回路は、pMOSトランジスタ1223、1224を設けることによって、このような欠点を軽減している。pMOSトランジスタ1223、1224は、ノードN1、N2の電位を下げる時には弱くオンし、ノードN1、N2を充電するときには強くオンする。しかし、図12(B)のレベルシフト回路によっても、十分な電圧シフト量および動作速度を得ることはできない。

## 【0022】

電圧シフト量が大きく且つ動作速度が速いレベルシフト回路を得るための方法として、pMOSトランジスタ1211、1212の電流能力を大きくし且つnMOSトランジスタ1213、1214の電流能力をさらに大きくする方法が考えられる。しかし、これらのMOSトランジスタ1211～1214の電流能力を大きくしすぎると、MOSトランジスタ1211、1213が共にオンしたときやMOSトランジスタ1212、1214が共にオンしたときの貫通電流が非常に大きくなってしまひ、消費電力が増大するという新たな欠点が生じる。

## 【0023】

以上のような理由から、電圧シフト量が大きく、動作速度が速く、且つ、消費電力が小さいレベルシフト回路が囑望されていた。



## 【0024】

## 【課題を解決するための手段】

この発明に係るレベルシフト回路は、第1ノードと第1電源ラインとを第2ノードが第2電源電位のときに接続し且つ第2ノードが第1電源電位のときに接続しない第1トランジスタ回路と、第2ノードと第1電源ラインとを第1ノードが第2電源電位のときに接続し且つ第1ノードが第1電源電位のときに接続しない第2トランジスタ回路と、第1ノードと第2電源ラインとを入力信号が第1入力電位のときに接続し且つ入力信号が第2入力電位のときに接続しない第3トランジスタ回路と、第2ノードと第2電源ラインとを入力信号が第2入力電位のときに接続し且つ入力信号が第1入力電位のときに接続しない第4トランジスタ回路と、第2ノードまたは第1ノードが第1電源ラインおよび第2の電源ラインの両方と接続されたときに当該ノードの流入電流と放出電流との比を制御信号に応じて切り換える第5トランジスタ回路とを備える。

## 【0025】

この発明によれば、第5のトランジスタ回路を設けたので、第1ノードまたは第2ノードの流入電流と放出電流との比を、制御信号に応じて切り換えることができる。これにより、この比が高く設定されたときは動作速度を早くすることができ、この比が低く設定されたときは電圧シフト量を大きくすることができる。加えて、この発明によれば、第3トランジスタ回路および第4トランジスタ回路の電流能力を極端子に大きくしなくても動作速度を速くすることができるので、消費電力は小さい。

## 【0026】

## 【発明の実施の形態】

以下、この発明の実施の形態について、図面を用いて説明する。なお、図中、各構成成分の大きさ、形状および配置関係は、本発明が理解できる程度に概略的に示してあるにすぎず、また、以下に説明する数値的条件は単なる例示にすぎない。

## 【0027】

第1の実施の形態

図1 (A) は、この実施の形態に係るレベルシフト回路の要部構成を示す回路図である。図1 (A) に示されたように、このレベルシフト回路は、pMOSトランジスタ111、112と、nMOSトランジスタ113、114、115、116と、インバータ117とを備えている。

## 【0028】

pMOSトランジスタ111は、ソースが電源ライン（図示せず）に接続され、ドレインがノードN1に接続され、且つ、ゲートがノードN2に接続されている。

## 【0029】

pMOSトランジスタ112は、ソースが電源ラインに接続され、ドレインがノードN2に接続され、且つ、ゲートがノードN1に接続されている。ここで、ノードN2を高速で充電するために、pMOSトランジスタ112の電流能力は、十分に大きくすることが望ましい。

## 【0030】

nMOSトランジスタ113は、ソースがグランドライン（図示せず）に接続され、ドレインがノードN1に接続され、且つ、ゲートから入力信号INを入力する。

## 【0031】

nMOSトランジスタ114は、ソースがグランドラインに接続され、ドレインがノードN2に接続され、且つ、ゲートがインバータ117の出力端子に接続されている。

## 【0032】

nMOSトランジスタ115は、ソースがグランドラインに接続され、ゲートから制御信号L-SPEEDを入力する。

## 【0033】

nMOSトランジスタ116は、ソースがnMOSトランジスタ115のドレインに接続され、ドレインがノードN2に接続され、ゲートがインバータ117の出力端子に接続されている。

## 【0034】

インバータ117は、入力端子から入力信号INを入力し、この信号INを反転して出力する。

## 【0035】

この実施の形態では、電源ラインから供給される電位、すなわち電源電位は、3ボルトとする。したがって、出力信号OUTのハイレベル電位すなわちノードN2のハイレベル電位は、3ボルトである。また、入力信号INのハイレベル電位およびインバータ117の出力のハイレベル電位は、1.5ボルトまたは3ボルトとする。

## 【0036】

以下、図1(A)に示されたレベルシフト回路の動作を説明する。

## 【0037】

まず、入力信号INおよびインバータ117のハイレベル電位を1.5ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEEDはハイレベルに設定される。これにより、nMOSトランジスタ115がオンする。

## 【0038】

このレベルシフト回路において、入力信号INがローレベル(0ボルト)のとき、インバータ117の出力はハイレベル(1.5ボルト)に維持される。したがって、nMOSトランジスタ113はオフしており、且つ、nMOSトランジスタ114、116はオンしている。nMOSトランジスタ114、116がオンしていることにより、ノードN2の電位(すなわち出力信号OUTの信号レベル)はローレベルに維持される。このため、pMOSトランジスタ111はオンしているので、ノードN1の電位はハイレベルである。したがって、pMOSトランジスタ112はオフしている。

## 【0039】

次に、入力信号INがハイレベル(1.5ボルト)に変化し、このために、インバータ117の出力はローレベルになる。したがって、nMOSトランジスタ113はオンし、且つ、nMOSトランジスタ114、116はオフする。このとき、ノードN2の電位は、0ボルトに維持される。したがって、pMOSトラ

ンジスタ 1 1 1 はオン状態に維持される。すなわち、pMOS トランジスタ 1 1 1 と nMOS トランジスタ 1 1 3 とが共にオンしている状態になる。そして、ノード N 1 の電位が pMOS トランジスタ 1 1 2 のオン／オフしきい値よりも低い値まで低下すると、この pMOS トランジスタ 1 1 2 がオンし、したがって、ノード N 2 の電位がハイレベル（3 ボルト）まで上昇する。pMOS トランジスタ 1 1 2 の電流能力が十分大きい場合、この充電を高速で行うことができる。ノード N 2 の電位がハイレベルになると、pMOS トランジスタ 1 1 1 はオフするので、ノード N 1 の電位はローレベルまで下降する。

## 【 0 0 4 0 】

続いて、入力信号 I N がローレベルに変化し、このために、インバータ 1 1 7 の出力はハイレベルになる。したがって、nMOS トランジスタ 1 1 3 はオフし、且つ、nMOS トランジスタ 1 1 4, 1 1 6 はオンする。このとき、ノード N 1 の電位はローレベルに維持され、したがって、pMOS トランジスタ 1 1 2 は、オン状態に維持される。これにより、pMOS トランジスタ 1 1 2 および nMOS トランジスタ 1 1 4, 1 1 6 がオンしている状態になる。このレベルシフト回路では、nMOS トランジスタ 1 1 4 と並列に nMOS トランジスタ 1 1 5, 1 1 6 が設けられているので、ノード N 2 の蓄積電荷をグラウンドラインに放出する能力は非常に高い。したがって、電流能力の高い pMOS トランジスタ 1 1 2 を用いている場合でも、ノード N 2 の電位は、pMOS トランジスタ 1 1 1 のオン／オフしきい値よりも低い値まで低下する。このため、pMOS トランジスタ 1 1 1 がオンし、したがって、ノード N 1 の電位がハイレベルになる。これにより、pMOS トランジスタ 1 1 2 がオフし、したがって、ノード N 2 の電位はローレベルまで低下する。

## 【 0 0 4 1 】

このように、制御信号 L-SPEED をハイレベルにした場合、電流能力の高い pMOS トランジスタ 1 1 2 を用いている場合でも、ノード N 2 の電位を、pMOS トランジスタ 1 1 1 のオン／オフしきい値よりも低い値まで低下させることができる。したがって、レベルシフト回路は、出力信号 O U T の立ち上がり動作を高速で行うことができ、且つ、電圧シフト量が大きくても正常に動作することがで

きる。但し、pMOSトランジスタ112およびnMOSトランジスタ114、116がオンしているときの貫通電流が大きくなるので、消費電力は大きい。

#### 【0042】

次に、入力信号INおよびインバータ117のハイレベル電位を3ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEEDはローレベルに設定され、したがって、nMOSトランジスタ115はオフする。

#### 【0043】

入力信号INがローレベルのとき、インバータ117の出力はハイレベル（3ボルト）に維持される。したがって、nMOSトランジスタ113はオフしており、且つ、nMOSトランジスタ114はオンしている。nMOSトランジスタ114がオンしていることにより、ノードN2の電位はローレベルに維持される。このため、pMOSトランジスタ111はオンしているので、ノードN1の電位はハイレベルである。したがって、pMOSトランジスタ112はオフしている。なお、nMOSトランジスタ115がオフしているので、nMOSトランジスタ116のオン／オフは、レベルシフト回路の全体動作に影響しない。

#### 【0044】

次に、入力信号INがハイレベル（3ボルト）に変化し、このために、インバータ117の出力はローレベルになる。したがって、nMOSトランジスタ113はオンし、且つ、nMOSトランジスタ114はオフする。このとき、ノードN2の電位は、0ボルトに維持される。したがって、pMOSトランジスタ111はオン状態に維持される。すなわち、pMOSトランジスタ111とnMOSトランジスタ113とが共にオンしている状態になる。そして、ノードN1の電位がpMOSトランジスタ112のオン／オフしきい値よりも低い値まで低下すると、このpMOSトランジスタ112がオンし、したがって、ノードN2の電位がハイレベルまで上昇する。pMOSトランジスタ112の電流能力が十分大きい場合、この充電を高速で行うことができる。ノードN2の電位がハイレベルになると、pMOSトランジスタ111はオフするので、ノードN1の電位はローレベルまで下降する。

## 【0045】

続いて、入力信号INがローレベルに変化し、このために、インバータ117の出力はハイレベルになる。したがって、nMOSトランジスタ113はオフし、且つ、nMOSトランジスタ114はオンする。このとき、ノードN1の電位はローレベルに維持され、したがって、pMOSトランジスタ112は、オン状態に維持される。これにより、pMOSトランジスタ112およびnMOSトランジスタ114が共にオンしている状態になる。ここで、nMOSトランジスタ115がオフしているので、nMOSトランジスタ115、116は、ノードN2に蓄積された電荷の放出に寄与しない。しかし、nMOSトランジスタ114のゲート電位が3ボルトなので、このnMOSトランジスタ114の電流能力は十分に高くなる。したがって、ノードN2の電位は、pMOSトランジスタ111のオン/オフしきい値よりも低い値まで低下する。このため、pMOSトランジスタ111がオンし、したがって、ノードN1の電位がハイレベルになる。これにより、pMOSトランジスタ112がオフし、したがって、ノードN2の電位はローレベルまで低下する。

## 【0046】

このように、レベルシフト量が小さい場合または零の場合、nMOSトランジスタ115、116を使用しなくても、ノードN2の電位を、pMOSトランジスタ111のオン/オフしきい値よりも低い値まで低下させることができる。すなわち、レベルシフト回路は、nMOSトランジスタ115、116を使用しなくても、出力信号OUTの立ち上がりを高速化することができ且つ正確に動作する。nMOSトランジスタ115をオフさせることにより、pMOSトランジスタ112およびnMOSトランジスタ114が共にオンしているときの貫通電流が小さくなり、したがって、消費電力が小さくなる。

## 【0047】

続いて、この実施の形態に係るレベルシフト回路の変形例について、図1（B）を用いて説明する。

## 【0048】

図1（B）のレベルシフト回路は、pMOSトランジスタ121～124と、

nMOSトランジスタ125～128と、インバータ129とを備えている。

【0049】

pMOSトランジスタ121は、ソースが電源ラインに接続され、且つ、ゲートがノードN2に接続されている。

【0050】

pMOSトランジスタ122は、ソースが電源ラインに接続され、且つ、ゲートがノードN1に接続されている。ここで、ノードN2を高速で充電するために、pMOSトランジスタ112の電流能力は、十分に大きくすることが望ましい。

【0051】

pMOSトランジスタ123は、ソースがpMOSトランジスタ121のドレインに接続され、ドレインがノードN1に接続され、且つ、ゲートから入力信号INを入力する。このpMOSトランジスタ123は、ゲート電位が0ボルトのとき強くオンし、ゲート電位が1.5ボルトのとき弱くオンし、ゲート電位が3ボルトのときオフする。

【0052】

pMOSトランジスタ124は、ソースがpMOSトランジスタ122のドレインに接続され、ドレインがノードN2に接続され、且つ、ソースがインバータ129の出力端子に接続されている。このpMOSトランジスタ124は、ゲート電位が0ボルトのとき強くオンし、ゲート電位が1.5ボルトのとき弱くオンし、ゲート電位が3ボルトのときオフする。

【0053】

nMOSトランジスタ125は、ソースがグラウンドラインに接続され、ドレインがノードN1に接続され、且つ、ゲートから入力信号INを入力する。

【0054】

nMOSトランジスタ126は、ソースがグラウンドラインに接続され、ドレインがノードN2に接続され、且つ、ゲートがインバータ129の出力端子に接続されている。

【0055】

nMOSトランジスタ127は、ソースがグラウンドラインに接続され、ゲートから制御信号L-SPEEDを入力する。

## 【0056】

nMOSトランジスタ128は、ソースがnMOSトランジスタ127のドレインに接続され、ドレインがノードN2に接続され、ゲートがインバータ129の出力端子に接続されている。

## 【0057】

インバータ129は、入力端子から入力信号INを入力し、この信号INを反転して出力する。

## 【0058】

図1(B)のレベルシフト回路でも、電源電位は3ボルトとする。また、入力信号INのハイレベル電位およびインバータ129の出力のハイレベル電位は、1.5ボルトまたは3ボルトとする。

## 【0059】

まず、入力信号INおよびインバータ129のハイレベル電位を1.5ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEEDはハイレベルに設定される。これにより、nMOSトランジスタ127がオンする。

## 【0060】

入力信号INがローレベルのとき、インバータ129の出力はハイレベル（1.5ボルト）になる。このため、nMOSトランジスタ125はオフしており、且つ、nMOSトランジスタ126、128はオンしている。また、pMOSトランジスタ123は強くオンし、pMOSトランジスタ124は弱くオンしている。さらに、nMOSトランジスタ126、128がオンしているためノードN2の電位はローレベルであり、したがって、pMOSトランジスタ121はオンしている。このため、ノードN1の電位はハイレベルであり、したがって、pMOSトランジスタ122はオフしている。

## 【0061】

次に、入力信号INがハイレベル（1.5ボルト）に変化し、このために、イ



ンバータ129の出力はローレベルになる。したがって、nMOSトランジスタ125はオンし、nMOSトランジスタ126、128はオフし、pMOSトランジスタ123は弱くオンし、且つ、pMOSトランジスタ124は強くオンする。そして、ノードN1の電位がpMOSトランジスタ122のオン／オフしきい値よりも低い値まで低下すると、pMOSトランジスタ122がオンし、これにより、ノードN2の電位がハイレベルまで上昇する。

## 【0062】

続いて、入力信号INがローレベルに変化し、このために、インバータ129の出力はハイレベルになる。したがって、nMOSトランジスタ125はオフし、nMOSトランジスタ126、128はオンし、pMOSトランジスタ123は強くオンし、且つ、pMOSトランジスタ124は弱くオンする。これにより、pMOSトランジスタ122、124およびnMOSトランジスタ126、128がオンしている状態になる。このレベルシフト回路では、nMOSトランジスタ126と並列にnMOSトランジスタ127、128が設けられているので、ノードN2の蓄積電荷をグラウンドラインに放出する能力は非常に高い。したがって、電流能力の高いpMOSトランジスタ122を用いている場合でも、ノードN2の電位は、pMOSトランジスタ121のオン／オフしきい値よりも低い値まで低下する。これにより、pMOSトランジスタ121がオンし、したがって、ノードN1の電位がハイレベルになる。このため、pMOSトランジスタ122がオフし、したがって、ノードN2の電位はローレベルまで低下する。

## 【0063】

このように、制御信号L-SPEEDをハイレベルにした場合、電流能力の高いpMOSトランジスタ122を用いている場合でも、ノードN2の電位を、pMOSトランジスタ121のオン／オフしきい値よりも低い値まで低下させることができる。したがって、レベルシフト回路は、出力信号OUTの立ち上がりが速く、且つ、電圧シフト量が大きくても正常に動作する。但し、pMOSトランジスタ122、124およびnMOSトランジスタ126、128がオンしているときの貫通電流が大きくなるので、消費電力は大きい。

## 【0064】

次に、入力信号INおよびインバータ117のハイレベル電位を3ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEEDはローレベルに設定され、したがって、nMOSトランジスタ127はオフする。

## 【0065】

入力信号INがローレベルのとき、インバータ129の出力はハイレベル（3ボルト）になる。このため、nMOSトランジスタ125はオフしており、且つ、nMOSトランジスタ126はオンしている。また、pMOSトランジスタ123は強くオンし、pMOSトランジスタ124は弱くオンしている。さらに、nMOSトランジスタ126がオンしているためノードN2の電位はローレベルであり、したがって、pMOSトランジスタ121はオンしている。このため、ノードN1の電位はハイレベルであり、したがって、pMOSトランジスタ122はオフしている。なお、nMOSトランジスタ127がオフしているので、nMOSトランジスタ128のオン／オフは、レベルシフト回路の全体動作に影響しない。

## 【0066】

次に、入力信号INがハイレベル（3ボルト）に変化し、このために、インバータ129の出力はローレベルになる。したがって、nMOSトランジスタ125はオンし、nMOSトランジスタ126はオフし、pMOSトランジスタ123はオフし、且つ、pMOSトランジスタ124は強くオンする。このため、ノードN1の電位は0ボルトになり、したがって、pMOSトランジスタ122がオンする。これにより、ノードN2の電位は、ハイレベルまで上昇する。

## 【0067】

続いて、入力信号INがローレベルに変化し、このために、インバータ129の出力はハイレベルになる。したがって、nMOSトランジスタ125はオフし、nMOSトランジスタ126はオンし、pMOSトランジスタ123は強くオンし、且つ、pMOSトランジスタ124はオフする。これにより、ノードN2の電位は0ボルトになり、したがって、pMOSトランジスタ121がオンする。これにより、ノードN1の電位がハイレベルになり、したがって、pMOSト

ランジスタ 1 2 2 がオフする。

【 0 0 6 8 】

このように、レベルシフト量が小さい場合または零の場合、nMOSトランジスタ 1 2 7, 1 2 8 を使用しなくても、ノード N 2 の電位を、pMOSトランジスタ 1 2 1 のオン／オフしきい値よりも低い値まで低下させることができる。すなわち、レベルシフト回路は、nMOSトランジスタ 1 2 7, 1 2 8 を使用しなくても、出力信号 OUT の立ち上がりを高速化することができ且つ正確に動作する。また、ノード N 1, N 2 に貫通電流が流れることはなく、したがって、消費電力が小さくなる。

【 0 0 6 9 】

第 2 の実施の形態

図 2 (A) は、この実施の形態に係るレベルシフト回路の要部構成を示す回路図である。図 2 (A) に示されたように、このレベルシフト回路は、pMOSトランジスタ 2 1 1, 2 1 2 と、nMOSトランジスタ 2 1 3 ~ 2 1 6 と、インバータ 1 2 7 とを備えている。

【 0 0 7 0 】

pMOSトランジスタ 2 1 1 は、ソースが電源ラインに接続され、ドレインがノード N 1 に接続され、且つ、ゲートがノード N 2 に接続されている。

【 0 0 7 1 】

pMOSトランジスタ 2 1 2 は、ソースが電源ラインに接続され、ドレインがノード N 2 に接続され、且つ、ゲートがノード N 1 に接続されている。ノード N 2 を高速で充電するために、pMOSトランジスタ 2 1 2 としては、電流能力が十分大きいものを使用することが望ましい。

【 0 0 7 2 】

nMOSトランジスタ 2 1 3 は、ソースがグランドラインに接続され、ドレインがノード N 1 に接続され、且つ、ゲートから入力信号 IN を入力する。

【 0 0 7 3 】

nMOSトランジスタ 2 1 4 は、ドレインがノード N 2 に接続され、且つ、ゲートがインバータ 1 1 7 の出力端子に接続されている。

【 0 0 7 4 】

nMOSトランジスタ 2 1 5 は、ソースがグラウンドラインに接続され、ドレインが nMOSトランジスタ 2 1 4 のソースに接続され、且つ、ゲートから制御信号 L-SPEED を入力する。

【 0 0 7 5 】

nMOSトランジスタ 2 1 6 は、ソースがグラウンドラインに接続され、ドレインが nMOSトランジスタ 2 1 4 のソースに接続され、ゲートがインバータ 2 1 7 の出力端子に接続されている。

【 0 0 7 6 】

インバータ 2 1 7 は、入力端子から入力信号 I N を入力し、この信号 I N を反転して出力する。

【 0 0 7 7 】

この実施の形態でも、電源電位は 3 ボルトとする。また、入力信号 I N のハイレベル電位およびインバータ 1 1 7 の出力のハイレベル電位は、1. 5 ボルトまたは 3 ボルトとする。

【 0 0 7 8 】

以下、図 2 (A) に示されたレベルシフト回路の動作を説明する。

【 0 0 7 9 】

まず、入力信号 I N およびインバータ 1 1 7 のハイレベル電位を 1. 5 ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号 L-SPEED はハイレベルに設定される。これにより、nMOSトランジスタ 2 1 5 がオンする。

【 0 0 8 0 】

このレベルシフト回路において、入力信号 I N がローレベルのとき、インバータ 2 1 7 の出力はハイレベル (1. 5 ボルト) に維持される。したがって、nMOSトランジスタ 2 1 3 はオフしており、且つ、nMOSトランジスタ 2 1 4, 2 1 6 はオンしている。nMOSトランジスタ 2 1 4, 2 1 5, 2 1 6 がオンしていることにより、ノード N 2 の電位はローレベルに維持される。これにより、pMOSトランジスタ 2 1 1 はオンしており、したがって、ノード N 1 の電位は

ハイレベルである。このため、pMOSトランジスタ212はオフしている。

【0081】

次に、入力信号INがハイレベル（1.5ボルト）に変化し、このために、インバータ217の出力はローレベルになる。したがって、nMOSトランジスタ213はオンし、且つ、nMOSトランジスタ214、216はオフする。このとき、ノードN2の電位は、0ボルトに維持される。したがって、pMOSトランジスタ211はオン状態に維持される。すなわち、pMOSトランジスタ211とnMOSトランジスタ213とが共にオンしている状態になる。その後、ノードN1の電位は、pMOSトランジスタ212のオン／オフしきい値よりも低い値まで低下する。これにより、このpMOSトランジスタ212がオンし、したがって、ノードN2の電位がハイレベルまで上昇する。pMOSトランジスタ212の電流能力が十分大きい場合、この充電を高速で行うことができる。ノードN2の電位がハイレベルになると、pMOSトランジスタ211はオフし、したがって、ノードN1の電位はローレベルまで下降する。

【0082】

続いて、入力信号INがローレベルに変化し、このために、インバータ217の出力はハイレベルになる。したがって、nMOSトランジスタ213はオフし、且つ、nMOSトランジスタ214、216はオンする。このとき、ノードN1の電位はローレベルに維持され、したがって、pMOSトランジスタ212は、オン状態に維持される。これにより、pMOSトランジスタ212およびnMOSトランジスタ214、215、216がオンしている状態になる。ここで、このレベルシフト回路では、nMOSトランジスタ214のソースに、nMOSトランジスタ215、216が並列に設けられているので、ノードN2の蓄積電荷をグラウンドラインに放出する能力は非常に高い。したがって、電流能力の高いpMOSトランジスタ212を用いている場合でも、ノードN2の電位は、pMOSトランジスタ211のオン／オフしきい値よりも低い値まで低下する。このため、pMOSトランジスタ211がオンし、したがって、ノードN1の電位がハイレベルになる。これにより、pMOSトランジスタ212がオフし、したがって、ノードN2の電位はローレベルまで低下する。

## 【 0 0 8 3 】

このように、制御信号L-SPEED をハイレベルにした場合、電流能力の高いpMOSトランジスタ212を用いている場合でも、ノードN2の電位を、pMOSトランジスタ211のオン／オフしきい値よりも低い値まで低下させることができる。したがって、レベルシフト回路は、出力信号OUTの立ち上がりを高速で行うことができ、且つ、電圧シフト量が大きくても正常に動作することができる。但し、pMOSトランジスタ212およびnMOSトランジスタ214、216がオンしているときの貫通電流が大きくなるので、消費電力は大きい。

## 【 0 0 8 4 】

次に、入力信号INおよびインバータ217のハイレベル電位を3ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEEDはローレベルに設定され、したがって、nMOSトランジスタ215はオフする。

## 【 0 0 8 5 】

入力信号INがローレベルのとき、インバータ217の出力はハイレベル（3ボルト）となる。したがって、nMOSトランジスタ213はオフしており、且つ、nMOSトランジスタ214、216はオンしている。nMOSトランジスタ214、216がオンしていることにより、ノードN2の電位はローレベルに維持される。このため、pMOSトランジスタ211はオンしているので、ノードN1の電位はハイレベルである。したがって、pMOSトランジスタ212はオフしている。なお、nMOSトランジスタ215は、オフしているので、レベルシフト回路の全体動作に影響しない。

## 【 0 0 8 6 】

次に、入力信号INがハイレベル（3ボルト）に変化し、このために、インバータ217の出力はローレベルになる。したがって、nMOSトランジスタ213はオンし、且つ、nMOSトランジスタ214はオフする。このとき、ノードN2の電位は、0ボルトに維持される。したがって、pMOSトランジスタ211はオン状態に維持される。すなわち、pMOSトランジスタ211とnMOSトランジスタ213とが共にオンしている状態になる。その後、ノードN1の電

位が pMOS トランジスタ 2 1 2 のオン／オフしきい値よりも低い値まで低下し、したがって、pMOS トランジスタ 2 1 2 がオンする。これにより、ノード N 2 の電位がハイレベル（3 ボルト）まで上昇する。pMOS トランジスタ 2 1 2 の電流能力が十分大きい場合、この充電を高速で行うことができる。ノード N 2 の電位がハイレベルになると、pMOS トランジスタ 2 1 1 はオフし、したがって、ノード N 1 の電位はローレベルまで下降する。

## 【 0 0 8 7 】

続いて、入力信号 I N がローレベルに変化し、このために、インバータ 2 1 7 の出力はハイレベルになる。したがって、nMOS トランジスタ 2 1 3 はオフし、且つ、nMOS トランジスタ 2 1 4 はオンする。このとき、ノード N 1 の電位はローレベルに維持され、したがって、pMOS トランジスタ 2 1 2 は、オン状態に維持される。これにより、pMOS トランジスタ 2 1 2 および nMOS トランジスタ 2 1 4 が共にオンしている状態になる。ここで、このレベルシフト回路では、nMOS トランジスタ 2 1 6 は、ノード N 2 に蓄積された電荷の放出に参与しない。しかし、ゲート電位が 3 ボルトなので、nMOS トランジスタ 2 1 4 , 2 1 6 の電流能力は十分に高くなる。したがって、ノード N 2 の電位は、pMOS トランジスタ 2 1 1 のオン／オフしきい値よりも低い値まで低下する。このため、pMOS トランジスタ 2 1 1 がオンし、したがって、ノード N 1 の電位がハイレベルになる。これにより、pMOS トランジスタ 2 1 2 がオフし、したがって、ノード N 2 の電位はローレベルまで低下する。

## 【 0 0 8 8 】

このように、レベルシフト量が小さい場合または零の場合、nMOS トランジスタ 2 1 5 を使用しなくても、ノード N 2 の電位を、pMOS トランジスタ 2 1 1 のオン／オフしきい値よりも低い値まで低下させることができる。すなわち、レベルシフト回路は、nMOS トランジスタ 2 1 5 を使用しなくても、出力信号 O U T の立ち上がりが高速化され且つ正確に動作する。但し、nMOS トランジスタ 2 1 5 を使用しないことにより、pMOS トランジスタ 2 1 2 および nMOS トランジスタ 2 1 4 が共にオンしているときの貫通電流が小さくなり、したがって、消費電力が小さくなる。

## 【 0 0 8 9 】

続いて、この実施の形態に係るレベルシフト回路の変形例について、図 2 ( B ) を用いて説明する。

## 【 0 0 9 0 】

図 2 ( B ) のレベルシフト回路は、 p M O S トランジスタ 2 2 1 ~ 2 2 4 と、 n M O S トランジスタ 2 2 5 ~ 2 2 8 と、インバータ 2 2 9 とを備えている。

## 【 0 0 9 1 】

p M O S トランジスタ 2 2 1 は、ソースが電源ラインに接続され、且つ、ゲートがノード N 2 に接続されている。

## 【 0 0 9 2 】

p M O S トランジスタ 2 2 2 は、ソースが電源ラインに接続され、且つ、ゲートがノード N 1 に接続されている。ノード N 2 を高速で充電するために、 p M O S トランジスタ 2 2 2 としては、電流能力が十分大きいものを使用することが望ましい。

## 【 0 0 9 3 】

p M O S トランジスタ 2 2 3 は、ソースが p M O S トランジスタ 2 2 1 のドレインに接続され、ドレインがノード N 1 に接続され、且つ、ゲートから入力信号 I N を入力する。この p M O S トランジスタ 2 2 3 は、ゲート電位が 0 ボルトのとき強くオンし、ゲート電位が 1 . 5 ボルトのとき弱くオンし、ゲート電位が 3 ボルトのときオフする。

## 【 0 0 9 4 】

p M O S トランジスタ 2 2 4 は、ソースが p M O S トランジスタ 2 2 2 のドレインに接続され、ドレインがノード N 2 に接続され、且つ、ソースがインバータ 2 2 9 の出力端子に接続されている。この p M O S トランジスタ 2 2 4 は、ゲート電位が 0 ボルトのとき強くオンし、ゲート電位が 1 . 5 ボルトのとき弱くオンし、ゲート電位が 3 ボルトのときオフする。

## 【 0 0 9 5 】

n M O S トランジスタ 2 2 5 は、ソースがグランドラインに接続され、ドレインがノード N 1 に接続され、且つ、ゲートから入力信号 I N を入力する。



【0096】

nMOSトランジスタ226は、ドレインがノードN2に接続され、且つ、ゲートがインバータ229の出力端子に接続されている。

【0097】

nMOSトランジスタ227は、ソースがグラウンドラインに接続され、ドレインがnMOSトランジスタ226のソースに接続され、且つ、ゲートから制御信号L-SPEEDを入力する。

【0098】

nMOSトランジスタ228は、ソースがグラウンドラインに接続され、ドレインがnMOSトランジスタ226のソースに接続され、且つ、ゲートがインバータ229の出力端子に接続されている。

【0099】

インバータ229は、入力端子から入力信号INを入力し、この信号INを反転して出力する。

【0100】

図2(B)のレベルシフト回路でも、電源電位は3ボルトとする。また、入力信号INのハイレベル電位およびインバータ217の出力のハイレベル電位は、1.5ボルトまたは3ボルトとする。

【0101】

まず、入力信号INおよびインバータ229のハイレベル電位を1.5ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEEDはハイレベルに設定される。これにより、nMOSトランジスタ227がオンする。

【0102】

入力信号INがローレベルのとき、インバータ229の出力はハイレベル(1.5ボルト)になる。このため、nMOSトランジスタ225はオフしており、且つ、nMOSトランジスタ226、228はオンしている。また、pMOSトランジスタ223は強くオンし、pMOSトランジスタ224は弱くオンしている。さらに、nMOSトランジスタ226、227、228がオンしているため

ノードN2の電位はローレベルであり、したがって、pMOSトランジスタ221はオンしている。このため、ノードN1の電位はハイレベルであり、したがって、pMOSトランジスタ222はオフしている。

## 【0103】

次に、入力信号INがハイレベル（1.5ボルト）に変化し、このために、インバータ229の出力はローレベルになる。したがって、nMOSトランジスタ225はオンし、nMOSトランジスタ226, 228はオフし、pMOSトランジスタ223は弱くオンし、且つ、pMOSトランジスタ224は強くオンする。その後、ノードN1の電位がpMOSトランジスタ222のオン／オフしきい値よりも低い値まで低下し、したがって、pMOSトランジスタ222がオンする。これにより、ノードN2の電位が、ハイレベルまで上昇する。

## 【0104】

続いて、入力信号INがローレベルに変化し、このために、インバータ229の出力はハイレベルになる。したがって、nMOSトランジスタ225はオフし、nMOSトランジスタ226, 228はオンし、pMOSトランジスタ223は強くオンし、且つ、pMOSトランジスタ224は弱くオンする。これにより、pMOSトランジスタ222, 224およびnMOSトランジスタ226, 227, 228がオンしている状態になる。このレベルシフト回路では、nMOSトランジスタ226のソースにnMOSトランジスタ227, 228が並列に接続されているので、ノードN2の蓄積電荷をグラウンドラインに放出する能力は非常に高い。したがって、電流能力の高いpMOSトランジスタ222を用いている場合でも、ノードN2の電位は、pMOSトランジスタ221のオン／オフしきい値よりも低い値まで低下する。これにより、pMOSトランジスタ221はオンし、したがって、ノードN1の電位がハイレベルになる。このため、pMOSトランジスタ222がオフし、したがって、ノードN2の電位はローレベルまで低下する。

## 【0105】

このように、制御信号L-SPEED をハイレベルにした場合、電流能力の高いpMOSトランジスタ222を用いている場合でも、ノードN2の電位を、pMOS

トランジスタ221のオン／オフしきい値よりも低い値まで低下させることができる。したがって、レベルシフト回路は、高速で動作することができ、且つ、電圧シフト量が大きくても正常に動作することができる。但し、pMOSトランジスタ222、224およびnMOSトランジスタ226、227、228がオンしているときの貫通電流が大きくなるので、消費電力は大きい。

## 【0106】

次に、入力信号INおよびインバータ229のハイレベル電位を3ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEEDはローレベルに設定され、したがって、nMOSトランジスタ227はオフする。

## 【0107】

入力信号INがローレベルのとき、インバータ229の出力はハイレベル（3ボルト）になる。このため、nMOSトランジスタ225はオフしており、且つ、nMOSトランジスタ226、228はオンしている。また、pMOSトランジスタ223は強くオンし、pMOSトランジスタ224は弱くオンしている。さらに、nMOSトランジスタ226がオンしており、したがって、ノードN2の電位はローレベルである。このため、pMOSトランジスタ221はオンしており、したがって、ノードN1の電位はハイレベルである。これにより、pMOSトランジスタ222はオフしている。なお、nMOSトランジスタ227は、オフしているので、レベルシフト回路の全体動作に影響しない。

## 【0108】

次に、入力信号INがハイレベル（3ボルト）に変化し、このために、インバータ229の出力はローレベルになる。したがって、nMOSトランジスタ225はオンし、nMOSトランジスタ226、228はオフし、pMOSトランジスタ223はオフし、且つ、pMOSトランジスタ224は強くオンする。このため、ノードN1の電位は0ボルトになり、したがって、pMOSトランジスタ222がオンする。これにより、ノードN2の電位は、ハイレベルまで上昇する。

## 【0109】

続いて、入力信号  $I_N$  がローレベルに変化し、このために、インバータ 229 の出力はハイレベルになる。したがって、nMOS トランジスタ 225 はオフし、nMOS トランジスタ 226, 228 はオンし、pMOS トランジスタ 223 は強くオンし、且つ、pMOS トランジスタ 224 はオフする。これにより、ノード  $N_2$  の電位は、0 ボルトになる。このため、pMOS トランジスタ 221 が、オンする。これにより、ノード  $N_1$  の電位がハイレベルになり、したがって、pMOS トランジスタ 222 がオフする。

【0110】

このように、レベルシフト量が小さい場合または零の場合、nMOS トランジスタ 227 を使用せずに、ノード  $N_2$  の電位を 0 ボルトにすることができる。このため、レベルシフト回路は高速且つ正確に動作し、且つ、消費電力が小さい。

【0111】

### 第3の実施の形態

図 3 (A) は、この実施の形態に係るレベルシフト回路の要部構成を示す回路図である。図 3 (A) に示されたように、このレベルシフト回路は、pMOS トランジスタ 311, 312 と、nMOS トランジスタ 313 ~ 318 と、インバータ 319 とを備えている。

【0112】

pMOS トランジスタ 311 は、ソースが電源ラインに接続され、ドレインがノード  $N_1$  に接続され、且つ、ゲートがノード  $N_2$  に接続されている。ノード  $N_1$  を高速で充電するために、pMOS トランジスタ 311 としては、電流能力が十分大きいものを使用することが望ましい。

【0113】

pMOS トランジスタ 312 は、ソースが電源ラインに接続され、ドレインがノード  $N_2$  に接続され、且つ、ゲートがノード  $N_1$  に接続されている。ノード  $N_2$  を高速で充電するために、pMOS トランジスタ 312 としては、電流能力が十分大きいものを使用することが望ましい。

【0114】

nMOS トランジスタ 313 は、ソースがグランドラインに接続され、ドレイ

ンがノードN1に接続され、且つ、ゲートから入力信号INを入力する。

【0115】

nMOSトランジスタ314は、ソースがグラウンドラインに接続され、ドレインがノードN2に接続され、且つ、ゲートがインバータ319の出力端子に接続されている。

【0116】

nMOSトランジスタ315は、ソースがグラウンドラインに接続され、ゲートから制御信号L-SPEEDを入力する。

【0117】

nMOSトランジスタ316は、ソースがnMOSトランジスタ315のドレインに接続され、ドレインがノードN1に接続され、ゲートから入力信号INを入力する。

【0118】

nMOSトランジスタ317は、ソースがグラウンドラインに接続され、ゲートから制御信号L-SPEEDを入力する。

【0119】

nMOSトランジスタ318は、ソースがnMOSトランジスタ317のドレインに接続され、ドレインがノードN2に接続され、ゲートがインバータ319の出力端子に接続されている。

【0120】

インバータ319は、入力端子から入力信号INを入力し、この信号INを反転して出力する。

【0121】

この実施の形態でも、電源電位は、3ボルトとする。また、入力信号INのハイレベル電位およびインバータ319の出力のハイレベル電位は、1.5ボルトまたは3ボルトとする。

【0122】

以下、図3(A)に示されたレベルシフト回路の動作を説明する。

【0123】

まず、入力信号 IN およびインバータ 3 1 9 のハイレベル電位を 1. 5 ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号 L-SPEED はハイレベルに設定される。これにより、nMOS トランジスタ 3 1 5, 3 1 7 がオンする。

【 0 1 2 4 】

このレベルシフト回路において、入力信号 IN がローレベルのとき、インバータ 3 1 9 の出力はハイレベル (1. 5 ボルト) に維持される。したがって、nMOS トランジスタ 3 1 3, 3 1 6 はオフしており、且つ、nMOS トランジスタ 3 1 4, 3 1 8 はオンしている。nMOS トランジスタ 3 1 4, 3 1 8 がオンしていることにより、ノード N 2 の電位はローレベルに維持される。このため、pMOS トランジスタ 3 1 1 はオンしており、したがって、ノード N 1 の電位はハイレベルである。これにより、pMOS トランジスタ 3 1 2 はオフしている。

【 0 1 2 5 】

次に、入力信号 IN がハイレベル (1. 5 ボルト) に変化し、このために、インバータ 3 1 9 の出力はローレベルになる。これにより、nMOS トランジスタ 3 1 3, 3 1 6 はオンし、且つ、nMOS トランジスタ 3 1 4, 3 1 8 はオフする。このとき、ノード N 2 の電位は、0 ボルトに維持される。したがって、pMOS トランジスタ 3 1 1 はオン状態に維持される。すなわち、pMOS トランジスタ 3 1 1 と nMOS トランジスタ 3 1 3, 3 1 6 とがオンしている状態になる。ここで、このレベルシフト回路では、nMOS トランジスタ 3 1 3 と並列に nMOS トランジスタ 3 1 5, 3 1 6 が設けられているので、ノード N 1 の蓄積電荷をグラウンドラインに放出する能力は非常に高い。したがって、電流能力の高い pMOS トランジスタ 3 1 1 を用いている場合でも、ノード N 1 の電位は、pMOS トランジスタ 3 1 2 のオン／オフしきい値よりも低い値まで低下する。これにより、pMOS トランジスタ 3 1 2 がオンし、したがって、ノード N 2 の電位がハイレベル (3 ボルト) まで上昇する。pMOS トランジスタ 3 1 2 の電流能力が十分大きい場合、この充電を高速で行うことができる。ノード N 2 の電位がハイレベルになると、pMOS トランジスタ 3 1 1 はオフするので、ノード N 1 の電位はローレベルまで下降する。

## 【 0 1 2 6 】

続いて、入力信号 I N がローレベルに変化し、このために、インバータ 3 1 9 の出力はハイレベルになる。したがって、nMOS トランジスタ 3 1 3, 3 1 6 はオフし、且つ、nMOS トランジスタ 3 1 4, 3 1 8 はオンする。このとき、ノード N 1 の電位はローレベルに維持され、したがって、pMOS トランジスタ 3 1 2 は、オン状態に維持される。これにより、pMOS トランジスタ 3 1 2 および nMOS トランジスタ 3 1 4, 3 1 7, 3 1 8 がオンしている状態になる。ここで、このレベルシフト回路では、nMOS トランジスタ 3 1 4 と並列に nMOS トランジスタ 3 1 7, 3 1 8 が設けられているので、ノード N 2 の蓄積電荷をグラウンドラインに放出する能力は非常に高い。したがって、電流能力の高い pMOS トランジスタ 3 1 2 を用いている場合でも、ノード N 2 の電位は pMOS トランジスタ 3 1 1 のオン／オフしきい値よりも低い値まで低下する。このため、pMOS トランジスタ 3 1 1 がオンし、したがって、ノード N 1 の電位がハイレベルまで上昇する。pMOS トランジスタ 3 1 1 の電流能力が十分大きい場合、この充電を高速で行うことができる。ノード N 1 の電位がハイレベルになると、pMOS トランジスタ 3 1 2 がオフする。このため、ノード N 2 の電位は、ローレベルまで低下する。

## 【 0 1 2 7 】

このように、制御信号 L-SPEED をハイレベルにした場合、電流能力の高い pMOS トランジスタ 3 1 1, 3 1 2 を用いている場合でも、レベルシフト回路は正常に動作する。すなわち、レベルシフト回路は、出力信号 O U T の立ち上がりおよび立ち下がり を高速で行うことができ、且つ、電圧シフト量が大きくても正常に動作する。ことができる。但し、pMOS トランジスタ 2 1 2 および nMOS トランジスタ 2 1 4, 2 1 6 がオンしているときの貫通電流が大きくなるので、消費電力は大きい。

## 【 0 1 2 8 】

次に、入力信号 I N およびインバータ 3 1 9 のハイレベル電位を 3 ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号 L-SPEED はローレベルに設定され、したがって、nMOS トランジスタ 3 1 5, 3 1 7

はオフする。

【0129】

入力信号INがローレベルのとき、インバータ319の出力はハイレベル（3ボルト）に維持される。したがって、nMOSトランジスタ313、316はオフしており、且つ、nMOSトランジスタ314、318はオンしている。nMOSトランジスタ314がオンしていることにより、ノードN2の電位はローレベルに維持される。このため、pMOSトランジスタ311はオンしているので、ノードN1の電位はハイレベルである。したがって、pMOSトランジスタ312はオフしている。なお、nMOSトランジスタ317がオフしているので、nMOSトランジスタ318のオン／オフは、レベルシフト回路の全体動作に影響しない。

【0130】

次に、入力信号INがハイレベル（3ボルト）に変化し、このために、インバータ319の出力はローレベルになる。したがって、nMOSトランジスタ313、316はオンし、且つ、nMOSトランジスタ314、318はオフする。このとき、ノードN2の電位は、0ボルトに維持される。したがって、pMOSトランジスタ311はオン状態に維持される。すなわち、pMOSトランジスタ311とnMOSトランジスタ313とが共にオンしている状態になる。ここで、このレベルシフト回路では、nMOSトランジスタ315、316は、ノードN1に蓄積された電荷の放出に寄与しない。しかし、ゲート電位が3ボルトなので、nMOSトランジスタ313の電流能力は十分に高くなる。したがって、pMOSトランジスタ311の電流能力が大きい場合でも、ノードN2の電位は、pMOSトランジスタ312のオン／オフしきい値よりも低い値まで低下する。これにより、pMOSトランジスタ312がオンし、したがって、ノードN2の電位がハイレベル（3ボルト）まで上昇する。pMOSトランジスタ312の電流能力が十分大きい場合、この充電を高速で行うことができる。ノードN2の電位がハイレベルになると、pMOSトランジスタ311はオフするので、ノードN1の電位はローレベルまで下降する。

【0131】



続いて、入力信号INがローレベルに変化し、このために、インバータ319の出力はハイレベルになる。したがって、nMOSトランジスタ313, 316はオフし、且つ、nMOSトランジスタ314, 318はオンする。このとき、ノードN1の電位はローレベルに維持され、したがって、pMOSトランジスタ312は、オン状態に維持される。これにより、pMOSトランジスタ312およびnMOSトランジスタ314が共にオンしている状態になる。ここで、このレベルシフト回路では、nMOSトランジスタ317, 318は、ノードN2に蓄積された電荷の放出に寄与しない。しかし、ゲート電位が3ボルトなので、nMOSトランジスタ314の電流能力は十分に高くなる。したがって、pMOSトランジスタ312の電流能力が大きい場合でも、ノードN2の電位は、pMOSトランジスタ311のオン/オフしきい値よりも低い値まで低下する。このため、pMOSトランジスタ311がオンする。これにより、ノードN1の電位がハイレベルになり、したがって、pMOSトランジスタ312がオフする。このため、ノードN2の電位は、ローレベルまで低下する。

## 【0132】

このように、レベルシフト量が小さい場合または零の場合、制御信号L-SPEEDをローレベルにしても、レベルシフト回路を高速且つ正確に動作させることができる。加えて、nMOSトランジスタ315, 317がオフしているので、消費電力は小さい。

## 【0133】

続いて、この実施の形態に係るレベルシフト回路の変形例について、図3(B)を用いて説明する。

## 【0134】

図3(B)のレベルシフト回路は、pMOSトランジスタ321～324と、nMOSトランジスタ325～330と、インバータ331とを備えている。

## 【0135】

pMOSトランジスタ321は、ソースが電源ラインに接続され、且つ、ゲートがノードN2に接続されている。ノードN1を高速で充電するために、pMOSトランジスタ321としては、電流能力が十分大きいものを使用することが望

ましい。

【0136】

pMOSトランジスタ322は、ソースが電源ラインに接続され、且つ、ゲートがノードN1に接続されている。ノードN2を高速で充電するために、pMOSトランジスタ322としては、電流能力が十分大きいものを使用することが望ましい。

【0137】

pMOSトランジスタ323は、ソースがpMOSトランジスタ321のドレインに接続され、ドレインがノードN1に接続され、且つ、ゲートから入力信号INを入力する。このpMOSトランジスタ323は、ゲート電位が0ボルトのとき強くオンし、ゲート電位が1.5ボルトのとき弱くオンし、ゲート電位が3ボルトのときオフする。

【0138】

pMOSトランジスタ324は、ソースがpMOSトランジスタ322のドレインに接続され、ドレインがノードN2に接続され、且つ、ソースがインバータ331の出力端子に接続されている。このpMOSトランジスタ324は、ゲート電位が0ボルトのとき強くオンし、ゲート電位が1.5ボルトのとき弱くオンし、ゲート電位が3ボルトのときオフする。

【0139】

nMOSトランジスタ325は、ソースがグラウンドラインに接続され、ドレインがノードN1に接続され、且つ、ゲートから入力信号INを入力する。

【0140】

nMOSトランジスタ326は、ソースがグラウンドラインに接続され、ドレインがノードN2に接続され、且つ、ゲートがインバータ331の出力端子に接続されている。

【0141】

nMOSトランジスタ327は、ソースがグラウンドラインに接続され、ゲートから制御信号L-SPEEDを入力する。

【0142】

nMOSトランジスタ328は、ソースがnMOSトランジスタ327のドレインに接続され、ドレインがノードN1に接続され、ゲートから入力信号INを入力する。

## 【0143】

nMOSトランジスタ329は、ソースがグラウンドラインに接続され、ゲートから制御信号L-SPEEDを入力する。

## 【0144】

nMOSトランジスタ330は、ソースがnMOSトランジスタ329のドレインに接続され、ドレインがノードN2に接続され、ゲートがインバータ331の出力端子に接続されている。

## 【0145】

インバータ331は、入力端子から入力信号INを入力し、この信号INを反転して出力する。

## 【0146】

図3(B)のレベルシフト回路でも、電源ラインから供給される電位は、3ボルトとする。また、入力信号INのハイレベル電位およびインバータ319の出力のハイレベル電位は、1.5ボルトまたは3ボルトとする。

## 【0147】

まず、入力信号INおよびインバータ331のハイレベル電位を1.5ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEEDはハイレベルに設定される。これにより、nMOSトランジスタ327、329がオンする。

## 【0148】

入力信号INがローレベルのとき、インバータ331の出力はハイレベル(1.5ボルト)になる。このため、nMOSトランジスタ325、328はオフしており、且つ、nMOSトランジスタ326、330はオンしている。また、pMOSトランジスタ323は強くオンし、pMOSトランジスタ324は弱くオンしている。さらに、nMOSトランジスタ326、330がオンしているためノードN2の電位はローレベルであり、したがって、pMOSトランジスタ32

1はオンしているので、ノードN1の電位はハイレベルである。このため、pMOSトランジスタ322はオフしている。

## 【0149】

次に、入力信号INがハイレベル（1.5ボルト）に変化し、このために、インバータ331の出力はローレベルになる。したがって、nMOSトランジスタ325、328はオンし、nMOSトランジスタ326、330はオフし、pMOSトランジスタ323は弱くオンし、且つ、pMOSトランジスタ324は強くオンする。ここで、このレベルシフト回路では、nMOSトランジスタ325と並列にnMOSトランジスタ327、328が設けられているので、ノードN1の蓄積電荷をグラウンドラインに放出する能力は非常に高い。したがって、電流能力の高いpMOSトランジスタ323を用いている場合でも、ノードN1の電位を、pMOSトランジスタ312のオン／オフしきい値よりも低い値まで低下する。このため、pMOSトランジスタ322がオンし、したがって、ノードN2の電位がハイレベル（3ボルト）まで上昇する。

## 【0150】

続いて、入力信号INがローレベルに変化し、このために、インバータ331の出力はハイレベルになる。したがって、nMOSトランジスタ325はオフし、nMOSトランジスタ326、330はオンし、pMOSトランジスタ323は強くオンし、且つ、pMOSトランジスタ324は弱くオンする。ここで、このレベルシフト回路では、nMOSトランジスタ326と並列にnMOSトランジスタ327、330が設けられているので、ノードN2の蓄積電荷をグラウンドラインに放出する能力は非常に高い。したがって、電流能力の高いpMOSトランジスタ322を用いている場合でも、ノードN2の電位を、pMOSトランジスタ321のオン／オフしきい値よりも低い値まで低下する。このため、pMOSトランジスタ321はオンする。これにより、ノードN1の電位がハイレベルになり、したがって、pMOSトランジスタ322がオフする。このため、ノードN2の電位は、ローレベルまで低下する。

## 【0151】

このように、制御信号L-SPEED をハイレベルにした場合、電流能力の高いpM

OSトランジスタ321を用いている場合でも、レベルシフト回路は正常に動作する。したがって、出力信号OUTの立ち上がりおよび立ち下がりを高速化することができる。但し、制御信号L-SPEED をハイレベルにした場合、貫通電流が大きくなるので、消費電力は大きい。

## 【0152】

次に、入力信号INおよびインバータ319のハイレベル電位を3ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEED はローレベルに設定され、したがって、nMOSトランジスタ327はオフする。

## 【0153】

入力信号INがローレベルのとき、インバータ331の出力はハイレベル（3ボルト）になる。このため、nMOSトランジスタ325はオフしており、且つ、nMOSトランジスタ326はオンしている。また、pMOSトランジスタ323は強くオンし、pMOSトランジスタ324はオフしている。さらに、nMOSトランジスタ326がオンしているためノードN2の電位はローレベルであり、したがって、pMOSトランジスタ321はオンしているので、ノードN1の電位はハイレベルである。このため、pMOSトランジスタ322はオフしている。なお、nMOSトランジスタ327、329がオフしているので、nMOSトランジスタ328、330のオン／オフは、レベルシフト回路の全体動作に影響しない。

## 【0154】

次に、入力信号INがハイレベル（3ボルト）に変化し、このために、インバータ331の出力はローレベルになる。したがって、nMOSトランジスタ325はオンし、nMOSトランジスタ326はオフし、pMOSトランジスタ323はオフし、且つ、pMOSトランジスタ324は強くオンする。このため、ノードN1の電位は0ボルトになり、したがって、pMOSトランジスタ322がオンする。これにより、ノードN2の電位は、ハイレベル（3ボルト）まで上昇する。

## 【0155】

続いて、入力信号 IN がローレベルに変化し、このために、インバータ 3 3 1 の出力はハイレベルになる。したがって、nMOS トランジスタ 3 2 5 はオフし、nMOS トランジスタ 3 2 6 はオンし、pMOS トランジスタ 3 2 3 は強くオンし、且つ、pMOS トランジスタ 3 2 4 はオフする。したがって、ノード N 2 の電位は、ローレベルになる。その後、pMOS トランジスタ 3 2 1 がオンする。これにより、ノード N 1 の電位がハイレベルになり、したがって、pMOS トランジスタ 3 2 2 がオフする。

【 0 1 5 6 】

このように、レベルシフト量が小さい場合または零の場合、pMOS トランジスタ 3 2 3, 3 2 4 をオフさせることにより、nMOS トランジスタ 3 2 7 ~ 3 3 0 を使用せずに、ノード N 1, N 2 の電位を 0 ボルトにすることができる。このため、レベルシフト回路は高速且つ正確に動作し、且つ、消費電力が小さい。

【 0 1 5 7 】

#### 第 4 の実施の形態

図 4 (A) は、この実施の形態に係るレベルシフト回路の要部構成を示す回路図である。図 4 (A) に示されたように、このレベルシフト回路は、pMOS トランジスタ 4 1 1, 4 1 2 と、nMOS トランジスタ 4 1 3 ~ 4 1 8 と、インバータ 4 1 9 とを備えている。

【 0 1 5 8 】

pMOS トランジスタ 4 1 1 は、ソースが電源ラインに接続され、ドレインがノード N 1 に接続され、且つ、ゲートがノード N 2 に接続されている。ノード N 1 を高速で充電するために、pMOS トランジスタ 4 1 1 としては、電流能力が十分大きいものを使用することが望ましい。

【 0 1 5 9 】

pMOS トランジスタ 4 1 2 は、ソースが電源ラインに接続され、ドレインがノード N 2 に接続され、且つ、ゲートがノード N 1 に接続されている。ノード N 2 を高速で充電するために、pMOS トランジスタ 4 1 2 としては、電流能力が十分大きいものを使用することが望ましい。

【 0 1 6 0 】

nMOSトランジスタ413は、ドレインがノードN1に接続され、且つ、ゲートから入力信号INを入力する。

【0161】

nMOSトランジスタ414は、ドレインがノードN2に接続され、且つ、ゲートがインバータ419の出力端子に接続されている。

【0162】

nMOSトランジスタ415は、ソースがグラウンドラインに接続され、ドレインがnMOSトランジスタ413のソースに接続され、且つ、ゲートから制御信号L-SPEEDを入力する。

【0163】

nMOSトランジスタ416は、ソースがグラウンドラインに接続され、ドレインがnMOSトランジスタ413のソースに接続され、ゲートから入力信号INを入力する。

【0164】

nMOSトランジスタ417は、ソースがグラウンドラインに接続され、ドレインがnMOSトランジスタ414のソースに接続され、ゲートから制御信号L-SPEEDを入力する。

【0165】

nMOSトランジスタ418は、ソースがグラウンドラインに接続され、ドレインがnMOSトランジスタ414のソースに接続され、ゲートがインバータ419の出力端子に接続されている。

【0166】

インバータ419は、入力端子から入力信号INを入力し、この信号INを反転して出力する。

【0167】

この実施の形態でも、電源電位は3ボルトとする。また、入力信号INのハイレベル電位およびインバータ419の出力のハイレベル電位は、1.5ボルトまたは3ボルトとする。

【0168】

以下、図4（A）に示されたレベルシフト回路の動作を説明する。

【0169】

まず、入力信号INおよびインバータ419のハイレベル電位を1.5ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEEDはハイレベルに設定される。これにより、nMOSトランジスタ415、417がオンする。

【0170】

このレベルシフト回路において、入力信号INがローレベルのとき、インバータ419の出力はハイレベル（1.5ボルト）に維持される。したがって、nMOSトランジスタ413、416はオフしており、且つ、nMOSトランジスタ414、418はオンしている。nMOSトランジスタ414、418がオンしていることにより、ノードN2の電位はローレベルに維持される。このため、pMOSトランジスタ411はオンしており、したがって、ノードN1の電位はハイレベルである。これにより、pMOSトランジスタ412はオフしている。

【0171】

次に、入力信号INがハイレベル（1.5ボルト）に変化し、このために、インバータ419の出力はローレベルになる。これにより、nMOSトランジスタ413、416はオンし、且つ、nMOSトランジスタ414、418はオフする。このとき、ノードN2の電位は、0ボルトに維持される。したがって、pMOSトランジスタ411はオン状態に維持される。すなわち、pMOSトランジスタ411とnMOSトランジスタ413、416とがオンしている状態になる。ここで、このレベルシフト回路では、nMOSトランジスタ413に、nMOSトランジスタ415、416が並列に接続されているので、ノードN1の蓄積電荷をグラウンドラインに放出する能力は非常に高い。したがって、電流能力の高いpMOSトランジスタ411を用いている場合でも、ノードN1の電位は、pMOSトランジスタ412のオン／オフしきい値よりも低い値まで低下する。これにより、pMOSトランジスタ412がオンし、したがって、ノードN2の電位がハイレベル（3ボルト）まで上昇する。pMOSトランジスタ412の電流能力が十分大きい場合、この充電を高速で行うことができる。ノードN2の電位



がハイレベルになると、pMOSトランジスタ411はオフし、したがって、ノードN1の電位はローレベルまで下降する。

#### 【0172】

続いて、入力信号INがローレベルに変化し、このために、インバータ419の出力はハイレベルになる。したがって、nMOSトランジスタ413, 416はオフし、且つ、nMOSトランジスタ414, 418はオンする。このとき、ノードN1の電位はローレベルに維持され、したがって、pMOSトランジスタ412は、オン状態に維持される。これにより、pMOSトランジスタ412およびnMOSトランジスタ414, 417, 418がオンしている状態になる。ここで、このレベルシフト回路では、nMOSトランジスタ414に、nMOSトランジスタ417, 418が並列に接続されているので、ノードN2の蓄積電荷をグラウンドラインに放出する能力は非常に高い。したがって、電流能力の高いpMOSトランジスタ412を用いている場合でも、ノードN2の電位は、pMOSトランジスタ411のオン/オフしきい値よりも低い値まで低下する。これにより、pMOSトランジスタ411がオンする。このため、ノードN1の電位がハイレベルになり、したがって、pMOSトランジスタ412がオフする。これにより、ノードN2の電位は、ローレベルまで低下する。

#### 【0173】

このように、制御信号L-SPEED をハイレベルにした場合、電流能力の高いpMOSトランジスタ411, 412を用いていても、レベルシフト回路は正常に動作する。したがって、レベルシフト回路は、立ち上がり動作および立ち下がり動作を高速で行うことができる。但し、貫通電流が大きくなるので、消費電力は大きい。

#### 【0174】

次に、入力信号INおよびインバータ419のハイレベル電位を3ボルトとしたときの、レベルシフト回路の動作を説明する。この場合、制御信号L-SPEED はローレベルに設定され、したがって、nMOSトランジスタ415, 417はオフする。

#### 【0175】

入力信号 IN がローレベルのとき、インバータ 4 1 9 の出力はハイレベル（3 ボルト）に維持される。したがって、nMOS トランジスタ 4 1 3, 4 1 6 はオフしており、且つ、nMOS トランジスタ 4 1 4, 4 1 8 はオンしている。nMOS トランジスタ 4 1 4, 4 1 8 がオンしていることにより、ノード N 2 の電位はローレベルに維持される。このため、pMOS トランジスタ 4 1 1 はオンしており、したがって、ノード N 1 の電位はハイレベルである。これにより、pMOS トランジスタ 4 1 2 はオフしている。なお、nMOS トランジスタ 4 1 5, 4 1 7 は、オフしているので、レベルシフト回路の全体動作に影響しない。

## 【 0 1 7 6 】

次に、入力信号 IN がハイレベル（3 ボルト）に変化し、このために、インバータ 4 1 9 の出力はローレベルになる。したがって、nMOS トランジスタ 4 1 3, 4 1 6 はオンし、且つ、nMOS トランジスタ 4 1 4, 4 1 8 はオフする。このとき、ノード N 2 の電位は、0 ボルトに維持される。したがって、pMOS トランジスタ 4 1 1 はオン状態に維持される。すなわち、pMOS トランジスタ 4 1 1 と nMOS トランジスタ 4 1 3, 4 1 6 とがオンしている状態になる。ここで、このレベルシフト回路では、nMOS トランジスタ 4 1 5 は、ノード N 1 に蓄積された電荷の放出に寄与しない。しかし、ゲート電位が 3 ボルトなので、nMOS トランジスタ 4 1 3, 4 1 6 の電流能力は十分に高くなる。したがって、pMOS トランジスタ 4 1 1 の電流能力が大きい場合でも、ノード N 2 の電位は、pMOS トランジスタ 4 1 2 のオン／オフしきい値よりも低い値まで低下する。このため、この pMOS トランジスタ 4 1 2 がオンし、したがって、ノード N 2 の電位がハイレベル（3 ボルト）まで上昇する。pMOS トランジスタ 4 1 2 の電流能力が十分大きい場合、この充電を高速で行うことができる。ノード N 2 の電位がハイレベルになると、pMOS トランジスタ 4 1 1 はオフし、したがって、ノード N 1 の電位はローレベルまで下降する。

## 【 0 1 7 7 】

続いて、入力信号 IN がローレベルに変化し、このために、インバータ 4 1 9 の出力はハイレベルになる。したがって、nMOS トランジスタ 4 1 3, 4 1 6 はオフし、且つ、nMOS トランジスタ 4 1 4, 4 1 8 はオンする。このとき、

ノードN1の電位はローレベルに維持され、したがって、pMOSトランジスタ412は、オン状態に維持される。これにより、pMOSトランジスタ412およびnMOSトランジスタ414、418がオンしている状態になる。ここで、このレベルシフト回路では、nMOSトランジスタ417は、ノードN2に蓄積された電荷の放出に寄与しない。しかし、ゲート電位が3ボルトなので、nMOSトランジスタ414、418の電流能力は十分に高くなる。したがって、pMOSトランジスタ412の電流能力が大きい場合でも、ノードN2の電位は、pMOSトランジスタ411のオン／オフしきい値よりも低い値まで低下する。このため、pMOSトランジスタ411がオンする。これにより、ノードN1の電位がハイレベルまで上昇する。pMOSトランジスタ412の電流能力が十分大きい場合、この充電を高速で行うことができる。ノードN1の電位がハイレベルになると、pMOSトランジスタ412がオフする。このため、ノードN2の電位は、ローレベルまで低下する。

## 【0178】

このように、制御信号L-SPEEDをハイレベルにした場合、電流能力の高いpMOSトランジスタ411、412を用いている場合でも、レベルシフト回路は正常に動作する。すなわち、レベルシフト回路は、出力信号OUTの立ち上がり動作および立ち下がり動作を高速で行うことができる。但し、貫通電流が増大するので、消費電力が大きくなる。

## 【0179】

続いて、この実施の形態に係るレベルシフト回路の変形例について、図4(B)を用いて説明する。

## 【0180】

図4(B)のレベルシフト回路は、pMOSトランジスタ421～424と、nMOSトランジスタ425～430と、インバータ431とを備えている。

## 【0181】

pMOSトランジスタ421は、ソースが電源ラインに接続され、且つ、ゲートがノードN2に接続されている。ノードN1を高速で充電するために、pMOSトランジスタ421としては、電流能力が十分大きいものを使用することが望

ましい。

【 0 1 8 2 】

pMOSトランジスタ422は、ソースが電源ラインに接続され、且つ、ゲートがノードN1に接続されている。ノードN2を高速で充電するために、pMOSトランジスタ422としては、電流能力が十分大きいものを使用することが望ましい。

【 0 1 8 3 】

pMOSトランジスタ423は、ソースがpMOSトランジスタ421のドレインに接続され、ドレインがノードN1に接続され、且つ、ゲートから入力信号INを入力する。このpMOSトランジスタ423は、ゲート電位が0ボルトのとき強くオンし、ゲート電位が1.5ボルトのとき弱くオンし、ゲート電位が3ボルトのときオフする。

【 0 1 8 4 】

pMOSトランジスタ424は、ソースがpMOSトランジスタ422のドレインに接続され、ドレインがノードN2に接続され、且つ、ソースがインバータ431の出力端子に接続されている。このpMOSトランジスタ424は、ゲート電位が0ボルトのとき強くオンし、ゲート電位が1.5ボルトのとき弱くオンし、ゲート電位が3ボルトのときオフする。

【 0 1 8 5 】

nMOSトランジスタ425は、ドレインがノードN1に接続され、且つ、ゲートから入力信号INを入力する。

【 0 1 8 6 】

nMOSトランジスタ426は、ドレインがノードN2に接続され、且つ、ゲートがインバータ431の出力端子に接続されている。

【 0 1 8 7 】

nMOSトランジスタ427は、ソースがグランドラインに接続され、ドレインがnMOSトランジスタ425のソースに接続され、且つ、ゲートから制御信号L-SPEEDを入力する。

【 0 1 8 8 】

nMOSトランジスタ428は、ソースがグラウンドラインに接続され、ドレインがnMOSトランジスタ425のソースに接続され、且つ、ゲートから入力信号INを入力する。

## 【0189】

nMOSトランジスタ429は、ソースがグラウンドラインに接続され、ドレインがnMOSトランジスタ426のソースに接続され、且つ、ゲートから制御信号L-SPEEDを入力する。

## 【0190】

nMOSトランジスタ430は、ソースがグラウンドラインに接続され、ドレインがnMOSトランジスタ425のソースに接続され、且つ、ゲートがインバータ431の出力端子に接続されている。

## 【0191】

インバータ431は、入力端子から入力信号INを入力し、この信号INを反転して出力する。

## 【0192】

図4(B)のレベルシフト回路でも、電源ラインから供給される電位は、3ボルトとする。また、入力信号INのハイレベル電位およびインバータ419の出力のハイレベル電位は、1.5ボルトまたは3ボルトとする。

## 【0193】

まず、入力信号INおよびインバータ431のハイレベル電位を1.5ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEEDはハイレベルに設定される。これにより、nMOSトランジスタ427、429がオンする。

## 【0194】

入力信号INがローレベルのとき、インバータ431の出力はハイレベル（1.5ボルト）になる。このため、nMOSトランジスタ425、428はオフしており、且つ、nMOSトランジスタ426、430はオンしている。また、pMOSトランジスタ423は強くオンし、pMOSトランジスタ424は弱くオンしている。さらに、nMOSトランジスタ426、430がオンしているため

ノードN2の電位はローレベルであり、したがって、pMOSトランジスタ421はオンしているので、ノードN1の電位はハイレベルである。このため、pMOSトランジスタ422はオフしている。

## 【0195】

次に、入力信号INがハイレベル（1.5ボルト）に変化し、このために、インバータ431の出力はローレベルになる。したがって、nMOSトランジスタ425、428はオンし、nMOSトランジスタ426、430はオフし、pMOSトランジスタ423は弱くオンし、且つ、pMOSトランジスタ424は強くオンする。ここで、このレベルシフト回路では、nMOSトランジスタ425のソースにnMOSトランジスタ427、428が並列に接続されているので、ノードN1の蓄積電荷をグラウンドラインに放出する能力は非常に高い。したがって、電流能力の高いpMOSトランジスタ423を用いている場合でも、ノードN1の電位を、pMOSトランジスタ412のオン／オフしきい値よりも低い値まで低下させることができる。ノードN1の電位がpMOSトランジスタ422のオン／オフしきい値よりも低い値まで低下すると、pMOSトランジスタ422がオンし、これにより、ノードN2の電位がハイレベル（3ボルト）まで上昇する。

## 【0196】

続いて、入力信号INがローレベルに変化し、このために、インバータ431の出力はハイレベルになる。したがって、nMOSトランジスタ425はオフし、nMOSトランジスタ426、430はオンし、pMOSトランジスタ423は強くオンし、且つ、pMOSトランジスタ424は弱くオンする。ここで、このレベルシフト回路では、nMOSトランジスタ426のソースにnMOSトランジスタ427、430が並列に接続されているので、ノードN2の蓄積電荷をグラウンドラインに放出する能力は非常に高い。したがって、電流能力の高いpMOSトランジスタ422を用いている場合でも、ノードN2の電位は、pMOSトランジスタ421のオン／オフしきい値よりも低い値まで低下する。このため、pMOSトランジスタ421がオンする。これにより、ノードN1の電位がハイレベルになり、したがって、pMOSトランジスタ422がオフする。このた

め、ノードN2の電位は、ローレベルまで低下する。

【0197】

このように、制御信号L-SPEED をハイレベルにした場合、電流能力の高いpMOSトランジスタ421を用いている場合でも、レベルシフト回路は正常に動作する。すなわち、この実施の形態に係るレベルシフト回路は、電流能力の高いpMOSトランジスタ421、422を用いることが可能であり、したがって、出力信号OUTの立ち上がりおよび立ち下がりを高速化することができる。但し、制御信号L-SPEED をハイレベルにした場合、貫通電流が大きくなるので、消費電力は大きい。

【0198】

次に、入力信号INおよびインバータ419のハイレベル電位を3ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEED はローレベルに設定され、したがって、nMOSトランジスタ427はオフする。

【0199】

入力信号INがローレベルのとき、インバータ431の出力はハイレベル（3ボルト）になる。このため、nMOSトランジスタ425、428はオフしており、且つ、nMOSトランジスタ426、430はオンしている。また、pMOSトランジスタ423は強くオンし、pMOSトランジスタ424はオフしている。さらに、nMOSトランジスタ426、430がオンしているためノードN2の電位はローレベルであり、したがって、pMOSトランジスタ421はオンしているので、ノードN1の電位はハイレベルである。このため、pMOSトランジスタ422はオフしている。なお、nMOSトランジスタ427、429は、オフしているので、レベルシフト回路の全体動作に影響しない。

【0200】

次に、入力信号INがハイレベル（3ボルト）に変化し、このために、インバータ431の出力はローレベルになる。したがって、nMOSトランジスタ425、428はオンし、nMOSトランジスタ426、430はオフし、pMOSトランジスタ423はオフし、且つ、pMOSトランジスタ424は強くオンす

る。したがって、ノードN1の電位は0ボルトになるので、pMOSトランジスタ422がオンする。これにより、ノードN2の電位は、ハイレベル（3ボルト）まで上昇する。

#### 【0201】

続いて、入力信号INがローレベルに変化し、このために、インバータ431の出力はハイレベルになる。したがって、nMOSトランジスタ425、428はオフし、nMOSトランジスタ426、430はオンし、pMOSトランジスタ423は強くオンし、且つ、pMOSトランジスタ424はオフする。したがって、ノードN2の電位は、ローレベルになる。その後、pMOSトランジスタ421がオンする。これにより、ノードN1の電位がハイレベルになり、したがって、pMOSトランジスタ422がオフする。

#### 【0202】

このように、レベルシフト量が小さい場合または零の場合、pMOSトランジスタ423、424をオフさせることができ、したがって、nMOSトランジスタ427～430を使用せずにノードN1、N2の電位を0ボルトにすることができる。このため、レベルシフト回路は高速且つ正確に動作し、且つ、消費電力が小さい。

#### 【0203】

### 第5の実施の形態

図5（A）は、この実施の形態に係るレベルシフト回路の要部構成を示す回路図である。図5（A）に示されたように、このレベルシフト回路は、pMOSトランジスタ511～514と、nMOSトランジスタ515、516と、インバータ517とを備えている。

#### 【0204】

pMOSトランジスタ511は、ソースが電源ラインに接続され、ドレインがノードN1に接続され、且つ、ゲートがノードN2に接続されている。

#### 【0205】

pMOSトランジスタ512は、ソースが電源ラインに接続され、ドレインがノードN2に接続され、且つ、ゲートがノードN1に接続されている。



【0206】

pMOSトランジスタ513は、ソースが電源ラインに接続され、ゲートから制御信号L-SPEEDを入力する。

【0207】

pMOSトランジスタ514は、ソースがpMOSトランジスタ513のドレインに接続され、ドレインがノードN2に接続され、且つ、ゲートがノードN1に接続されている。

【0208】

nMOSトランジスタ515は、ソースがグラウンドラインに接続され、ドレインがノードN1に接続され、且つ、ゲートから入力信号INを入力する。

【0209】

nMOSトランジスタ516は、ソースがグラウンドラインに接続され、ドレインがノードN2に接続され、且つ、ゲートがインバータ517の出力端子に接続されている。

【0210】

インバータ517は、入力端子から入力信号INを入力し、この信号INを反転して出力する。

【0211】

この実施の形態では、電源電位は、3ボルトとする。また、入力信号INのハイレベル電位およびインバータ517の出力のハイレベル電位は、1.5ボルトまたは3ボルトとする。

【0212】

以下、図5(A)に示されたレベルシフト回路の動作を説明する。

【0213】

まず、入力信号INおよびインバータ517のハイレベル電位を1.5ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEEDはハイレベルに設定される。これにより、pMOSトランジスタ513がオフする。

【0214】

入力信号 IN がローレベルのとき、インバータ 5 1 7 の出力はハイレベル（1. 5 ボルト）に維持される。したがって、nMOS トランジスタ 5 1 5 はオフしており、且つ、nMOS トランジスタ 5 1 6 はオンしている。nMOS トランジスタ 5 1 6 がオンしていることにより、ノード N 2 の電位はローレベルに維持される。このため、pMOS トランジスタ 5 1 1 はオンしており、したがって、ノード N 1 の電位はハイレベルである。これにより、pMOS トランジスタ 5 1 2 はオフしている。なお、nMOS トランジスタ 5 1 3 がオフしているので、nMOS トランジスタ 5 1 4 のオン／オフは、レベルシフト回路の全体動作に影響しない。

## 【 0 2 1 5 】

次に、入力信号 IN がハイレベル（1. 5 ボルト）に変化し、このために、インバータ 5 1 7 の出力はローレベルになる。したがって、nMOS トランジスタ 5 1 5 はオンし、且つ、nMOS トランジスタ 5 1 6 はオフする。このとき、ノード N 2 の電位は、0 ボルトに維持される。したがって、pMOS トランジスタ 5 1 1 はオン状態に維持される。その後、ノード N 1 の電位が pMOS トランジスタ 5 1 2 のオン／オフしきい値よりも低い値まで低下し、したがって、この pMOS トランジスタ 5 1 2 がオンする。これにより、ノード N 2 の電位がハイレベル（3 ボルト）まで上昇する。これにより、pMOS トランジスタ 5 1 1 はオフするので、ノード N 1 の電位はローレベルまで下降する。

## 【 0 2 1 6 】

続いて、入力信号 IN がローレベルに変化すると、インバータ 5 1 7 の出力はハイレベルになる。したがって、nMOS トランジスタ 5 1 5 はオフし、且つ、nMOS トランジスタ 5 1 6 はオンする。このとき、ノード N 1 の電位はローレベルに維持され、したがって、pMOS トランジスタ 5 1 2 は、オン状態に維持される。これにより、pMOS トランジスタ 5 1 2 および nMOS トランジスタ 5 1 4 が共にオンしている状態になる。その後、ノード N 2 の電位が pMOS トランジスタ 5 1 1 のオン／オフしきい値よりも低い値まで低下し、したがって、pMOS トランジスタ 5 1 1 がオンする。これにより、ノード N 1 の電位がハイレベルになり、したがって、pMOS トランジスタ 5 1 2 がオフする。このため

、ノードN2の電位は、ローレベルまで低下する。

【0217】

このように、この実施の形態では、制御信号L-SPEED をハイレベルにした場合、pMOSトランジスタ513, 514は使用されないので、出力信号OUTの立ち上がり動作は高速化されない。しかし、レベルシフト量を大きくしてもレベルシフト回路を正常に動作させることができ且つ、貫通電流が小さいので消費電力は小さい。

【0218】

次に、入力信号INおよびインバータ517のハイレベル電位を3ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEED はローレベルに設定され、したがって、nMOSトランジスタ513はオンする。

【0219】

このレベルシフト回路において、入力信号INがローレベルのとき、インバータ517の出力はハイレベル（3ボルト）に維持される。したがって、nMOSトランジスタ515はオフしており、且つ、nMOSトランジスタ516はオンしている。nMOSトランジスタ516がオンしていることにより、ノードN2の電位はローレベルに維持される。このため、pMOSトランジスタ511はオンしており、したがって、ノードN1の電位はハイレベルである。このため、pMOSトランジスタ512, 514はオフしている。

【0220】

次に、入力信号INがハイレベル（3ボルト）に変化し、このために、インバータ517の出力はローレベルになる。したがって、nMOSトランジスタ515はオンし、且つ、nMOSトランジスタ516はオフする。このとき、ノードN2の電位は、0ボルトに維持される。したがって、pMOSトランジスタ511はオン状態に維持される。すなわち、pMOSトランジスタ511とnMOSトランジスタ515とが共にオンしている状態になる。その後、ノードN1の電位は、pMOSトランジスタ512のオン／オフしきい値よりも低い値まで低下する。これにより、pMOSトランジスタ512, 514がオンし、したがって

、ノードN2の電位がハイレベル（3ボルト）まで上昇する。この実施の形態では、2個のpMOSトランジスタ512，514によってノードN2が充電されるので、ノードN2の電位は、高速で立ち上がる。ノードN2の電位がハイレベルになると、pMOSトランジスタ511はオフし、したがって、ノードN1の電位はローレベルまで下降する。

#### 【0221】

続いて、入力信号INがローレベルに変化し、このために、インバータ517の出力はハイレベルになる。したがって、nMOSトランジスタ515はオフし、且つ、nMOSトランジスタ516はオンする。このとき、ノードN1の電位はローレベルに維持され、したがって、pMOSトランジスタ512，514は、オン状態に維持される。これにより、pMOSトランジスタ512，514およびnMOSトランジスタ516がオンしている状態になる。ここでは、データ電位が3ボルトなので、nMOSトランジスタ516の電流能力が十分に大きくなる。したがって、ノードN2の電位は、pMOSトランジスタ511のオン／オフしきい値よりも低い値まで低下する。このため、pMOSトランジスタ511がオンする。これにより、ノードN1の電位がハイレベルになり、したがって、pMOSトランジスタ512，514がオフする。これにより、ノードN2の電位は、ローレベルまで低下する。

#### 【0222】

このように、制御信号L-SPEEDをローレベルにした場合、レベルシフト量をあまり大きくすることはできないものの、ノードN2に対する充電能力を高めることができ、したがって、出力信号OUTの立ち上がりを高速化することができる。

#### 【0223】

続いて、この実施の形態に係るレベルシフト回路の変形例について、図5（B）を用いて説明する。

#### 【0224】

図5（B）のレベルシフト回路は、pMOSトランジスタ521～526と、nMOSトランジスタ527，528と、インバータ529とを備えている。

【 0 2 2 5 】

pMOSトランジスタ521は、ソースが電源ラインに接続され、且つ、ゲートがノードN2に接続されている。

【 0 2 2 6 】

pMOSトランジスタ522は、ソースが電源ラインに接続され、且つ、ゲートがノードN1に接続されている。

【 0 2 2 7 】

pMOSトランジスタ523は、ソースがpMOSトランジスタ521のドレインに接続され、ドレインがノードN1に接続され、且つ、ゲートから入力信号INを入力する。このpMOSトランジスタ523は、ゲート電位が0ボルトのとき強くオンし、ゲート電位が1.5ボルトのとき弱くオンし、ゲート電位が3ボルトのときオフする。

【 0 2 2 8 】

pMOSトランジスタ524は、ソースがpMOSトランジスタ522のドレインに接続され、ドレインがノードN2に接続され、且つ、ソースがインバータ529の出力端子に接続されている。このpMOSトランジスタ524は、ゲート電位が0ボルトのとき強くオンし、ゲート電位が1.5ボルトのとき弱くオンし、ゲート電位が3ボルトのときオフする。

【 0 2 2 9 】

pMOSトランジスタ525は、ソースが電源ラインに接続され、ゲートから制御信号L-SPEEDを入力する。

【 0 2 3 0 】

pMOSトランジスタ526は、ソースがpMOSトランジスタ525のドレインに接続され、ドレインがノードN2に接続され、且つ、ゲートがノードN1に接続されている。

【 0 2 3 1 】

nMOSトランジスタ527は、ソースがグランドラインに接続され、ドレインがノードN1に接続され、且つ、ゲートから入力信号INを入力する。

【 0 2 3 2 】

nMOSトランジスタ528は、ソースがグラウンドラインに接続され、ドレインがノードN2に接続され、且つ、ゲートがインバータ529の出力端子に接続されている。

## 【0233】

インバータ529は、入力端子から入力信号INを入力し、この信号INを反転して出力する。

## 【0234】

図5(B)のレベルシフト回路でも、電源電位は、3ボルトとする。また、入力信号INのハイレベル電位およびインバータ529の出力のハイレベル電位は、1.5ボルトまたは3ボルトとする。

## 【0235】

まず、入力信号INおよびインバータ529のハイレベル電位を1.5ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEEDはハイレベルに設定される。これにより、nMOSトランジスタ525がオフする。

## 【0236】

入力信号INがローレベルのとき、インバータ529の出力はハイレベル（1.5ボルト）になる。このため、nMOSトランジスタ527はオフしており、且つ、nMOSトランジスタ528はオンしている。また、pMOSトランジスタ523は強くオンし、pMOSトランジスタ524は弱くオンしている。さらに、nMOSトランジスタ528がオンしているためノードN2の電位はローレベルであり、したがって、pMOSトランジスタ521はオンしているので、ノードN1の電位はハイレベルである。このため、pMOSトランジスタ522はオフしている。

## 【0237】

次に、入力信号INがハイレベル（1.5ボルト）に変化し、このために、インバータ529の出力はローレベルになる。したがって、nMOSトランジスタ527はオンし、nMOSトランジスタ528はオフし、pMOSトランジスタ523は弱くオンし、且つ、pMOSトランジスタ524は強くオンする。そし

て、ノードN1の電位がpMOSトランジスタ522のオン／オフしきい値よりも低い値まで低下すると、pMOSトランジスタ522がオンする。したがって、ノードN2の電位が、ハイレベル（3ボルト）まで上昇する。なお、pMOSトランジスタ525がオフしているので、pMOSトランジスタ526のオン／オフは、レベルシフト回路の全体動作に影響しない。

## 【0238】

続いて、入力信号INがローレベルに変化し、このために、インバータ529の出力はハイレベルになる。したがって、nMOSトランジスタ527はオフし、nMOSトランジスタ528はオンし、pMOSトランジスタ523は強くオンし、且つ、pMOSトランジスタ524は弱くオンする。これにより、pMOSトランジスタ522、524およびnMOSトランジスタ528がオンしている状態になる。そして、ノードN2の電位が、pMOSトランジスタ521のオン／オフしきい値よりも低い値まで低下する。これにより、pMOSトランジスタ521はオンする。したがって、ノードN1の電位がハイレベルになり、このため、pMOSトランジスタ522がオフする。これにより、ノードN2の電位は、ローレベルまで低下する。

## 【0239】

このように、制御信号L-SPEED をハイレベルにした場合、pMOSトランジスタ525、526は使用されないので、出力信号OUTの立ち上がり動作は高速化されない。しかし、レベルシフト量を大きくしてもレベルシフト回路を正常に動作させることができ且つ、貫通電流が小さいので消費電力は小さい。

## 【0240】

次に、入力信号INおよびインバータ527のハイレベル電位を3ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEED はローレベルに設定され、したがって、nMOSトランジスタ525はオンする。

## 【0241】

入力信号INがローレベルのとき、インバータ529の出力はハイレベル（3ボルト）になる。このため、nMOSトランジスタ527はオフしており、且つ

、nMOSトランジスタ528はオンしている。また、pMOSトランジスタ523は強くオンし、pMOSトランジスタ524はオフしている。さらに、nMOSトランジスタ528がオンしているので、ノードN2の電位はローレベルであらう。このため、pMOSトランジスタ521はオンしており、したがって、ノードN1の電位はハイレベルである。このため、pMOSトランジスタ522、526はオフしている。

## 【0242】

次に、入力信号INがハイレベル（3ボルト）に変化し、このために、インバータ529の出力はローレベルになる。したがって、nMOSトランジスタ527はオンし、nMOSトランジスタ528はオフし、pMOSトランジスタ523はオフし、且つ、pMOSトランジスタ524は強くオンする。これにより、ノードN1の電位は0ボルトになり、したがって、pMOSトランジスタ522、526がオンする。このため、ノードN2の電位は、ハイレベル（3ボルト）まで上昇する。この実施の形態では、2個のpMOSトランジスタ522、526によってノードN2が充電されるので、ノードN2の電位は、高速で立ち上がる。ノードN2の電位がハイレベルになると、pMOSトランジスタ521はオフする。

## 【0243】

続いて、入力信号INがローレベルに変化し、このために、インバータ529の出力はハイレベルになる。したがって、nMOSトランジスタ527はオフし、nMOSトランジスタ528はオンし、pMOSトランジスタ523は強くオンし、且つ、pMOSトランジスタ524はオフする。これにより、ノードN2の電位は、0ボルトになる。その後、pMOSトランジスタ521がオンする。このため、ノードN1の電位がハイレベルになり、したがって、pMOSトランジスタ522がオフする。

## 【0244】

このように、制御信号L-SPEEDをローレベルにした場合、レベルシフト量をあまり大きくすることはできないものの、ノードN2に対する充電能力を高めることができ、したがって、出力信号OUTの立ち上がりを高速化できる。



【 0 2 4 5 】

第 6 の実施の形態

図 6 ( A ) は、この実施の形態に係るレベルシフト回路の要部構成を示す回路図である。図 6 ( A ) に示されたように、このレベルシフト回路は、 p M O S トランジスタ 6 1 1 ~ 6 1 4 と、 n M O S トランジスタ 6 1 5 , 6 1 6 と、インバータ 6 1 7 とを備えている。

【 0 2 4 6 】

p M O S トランジスタ 6 1 1 は、ソースが電源ラインに接続され、ドレインがノード N 1 に接続され、且つ、ゲートがノード N 2 に接続されている。

【 0 2 4 7 】

p M O S トランジスタ 6 1 2 は、ドレインがノード N 2 に接続され、且つ、ゲートがノード N 1 に接続されている。

【 0 2 4 8 】

p M O S トランジスタ 6 1 3 は、ソースが電源ラインに接続され、ドレインがノード N 2 に接続され、ゲートから制御信号 L - S P E E D を入力する。

【 0 2 4 9 】

p M O S トランジスタ 6 1 4 は、ソースが電源ラインに接続され、ドレインが p M O S トランジスタ 6 1 2 のソースに接続され、且つ、ゲートがノード N 1 に接続されている。

【 0 2 5 0 】

n M O S トランジスタ 6 1 5 は、ソースがグランドラインに接続され、ドレインがノード N 1 に接続され、且つ、ゲートから入力信号 I N を入力する。

【 0 2 5 1 】

n M O S トランジスタ 6 1 6 は、ソースがグランドラインに接続され、ドレインがノード N 2 に接続され、且つ、ゲートがインバータ 6 1 7 の出力端子に接続されている。

【 0 2 5 2 】

インバータ 6 1 7 は、入力端子から入力信号 I N を入力し、この信号 I N を反転して出力する。

## 【0253】

この実施の形態では、電源電位は、3ボルトとする。また、入力信号INのハイレベル電位およびインバータ617の出力のハイレベル電位は、1.5ボルトまたは3ボルトとする。

## 【0254】

以下、図6(A)に示されたレベルシフト回路の動作を説明する。

## 【0255】

まず、入力信号INおよびインバータ617のハイレベル電位を1.5ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEEDはハイレベルに設定される。これにより、pMOSトランジスタ613がオフする。

## 【0256】

入力信号INがローレベルのとき、インバータ617の出力はハイレベル（1.5ボルト）に維持される。したがって、nMOSトランジスタ615はオフしており、且つ、nMOSトランジスタ616はオンしている。nMOSトランジスタ616がオンしていることにより、ノードN2の電位はローレベルに維持される。このため、pMOSトランジスタ611はオンしており、したがって、ノードN1の電位はハイレベルである。これにより、pMOSトランジスタ612、614はオフしている。なお、nMOSトランジスタ613は、オフしているので、レベルシフト回路の全体動作に影響しない。

## 【0257】

次に、入力信号INがハイレベル（1.5ボルト）に変化し、このために、インバータ617の出力はローレベルになる。したがって、nMOSトランジスタ615はオンし、且つ、nMOSトランジスタ616はオフする。このとき、ノードN2の電位は、0ボルトに維持される。したがって、pMOSトランジスタ611はオン状態に維持される。そして、ノードN1の電位がpMOSトランジスタ612のオン／オフしきい値よりも低い値まで低下すると、このpMOSトランジスタ612、614がオンし、したがって、ノードN2の電位がハイレベル（3ボルト）まで上昇する。これにより、pMOSトランジスタ611はオフ

し、したがって、ノードN1の電位はローレベルまで下降する。

【0258】

続いて、入力信号INがローレベルに変化し、このために、インバータ617の出力はハイレベルになる。したがって、nMOSトランジスタ615はオフし、且つ、nMOSトランジスタ616はオンする。このとき、ノードN1の電位はローレベルに維持され、したがって、pMOSトランジスタ612、614は、オン状態に維持される。これにより、pMOSトランジスタ612およびnMOSトランジスタ614が共にオンしている状態になる。そして、ノードN2の電位がpMOSトランジスタ611のオン／オフしきい値よりも低い値まで低下すると、このpMOSトランジスタ611がオンする。これにより、ノードN1の電位がハイレベルになり、したがって、pMOSトランジスタ612、614がオフする。このため、ノードN2の電位は、ローレベルまで低下する。

【0259】

このように、制御信号L-SPEED をハイレベルにした場合、pMOSトランジスタ613は使用されないので、出力信号OUTの立ち上がり動作は高速化されない。しかし、レベルシフト量を大きくしてもレベルシフト回路を正常に動作させることができ且つ、貫通電流が小さいので消費電力は小さい。

【0260】

次に、入力信号INおよびインバータ617のハイレベル電位を3ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEED はローレベルに設定され、したがって、pMOSトランジスタ613はオンする。

【0261】

このレベルシフト回路において、入力信号INがローレベルのとき、インバータ617の出力はハイレベル（3ボルト）に維持される。したがって、nMOSトランジスタ615はオフしており、且つ、nMOSトランジスタ616はオンしている。nMOSトランジスタ616がオンしていることにより、ノードN2の電位はローレベルに維持される。このため、pMOSトランジスタ611はオンしており、したがって、ノードN1の電位はハイレベルである。このため、p

MOSトランジスタ612, 614はオフしている。

【0262】

次に、入力信号INがハイレベル（3ボルト）に変化し、このために、インバータ617の出力はローレベルになる。したがって、nMOSトランジスタ615はオンし、且つ、nMOSトランジスタ616はオフする。このとき、ノードN2の電位は、0ボルトに維持される。したがって、pMOSトランジスタ611はオン状態に維持される。すなわち、pMOSトランジスタ611とnMOSトランジスタ615とが共にオンしている状態になる。その後、ノードN1の電位は、pMOSトランジスタ612のオン／オフしきい値よりも低い値まで低下する。これにより、pMOSトランジスタ612, 614がオンし、したがって、ノードN2の電位がハイレベル（3ボルト）まで上昇する。この実施の形態では、2個のpMOSトランジスタ613, 614からpMOSトランジスタ612のソースに電流が供給されるので、ノードN2の電位すなわち出力信号OUTは、高速で立ち上がる。ノードN2の電位がハイレベルになると、pMOSトランジスタ611はオフし、したがって、ノードN1の電位はローレベルまで下降する。

【0263】

続いて、入力信号INがローレベルに変化し、このために、インバータ617の出力はハイレベルになる。したがって、nMOSトランジスタ615はオフし、且つ、nMOSトランジスタ616はオンする。このとき、ノードN1の電位はローレベルに維持され、したがって、pMOSトランジスタ612, 614は、オン状態に維持される。これにより、pMOSトランジスタ612, 613, 614およびnMOSトランジスタ616がオンしている状態になる。ここでは、データ電位が3ボルトなので、nMOSトランジスタ616の電流能力が十分に大きくなる。したがって、ノードN2の電位は、pMOSトランジスタ611のオン／オフしきい値よりも低い値まで低下する。これにより、pMOSトランジスタ611がオンする。このため、ノードN1の電位がハイレベルになり、したがって、pMOSトランジスタ612, 614がオフする。このため、ノードN2の電位は、ローレベルまで低下する。

## 【 0 2 6 4 】

このように、制御信号L-SPEED をローレベルにした場合、レベルシフト量をあまり大きくすることはできないものの、ノードN2に対する充電能力を高めることができる。したがって、出力信号OUTの立ち上がりを高速化することができる。

## 【 0 2 6 5 】

続いて、この実施の形態に係るレベルシフト回路の変形例について、図6（B）を用いて説明する。

## 【 0 2 6 6 】

図6（B）のレベルシフト回路は、pMOSトランジスタ621～626と、nMOSトランジスタ627、628と、インバータ629とを備えている。

## 【 0 2 6 7 】

pMOSトランジスタ621は、ソースが電源ラインに接続され、且つ、ゲートがノードN2に接続されている。

## 【 0 2 6 8 】

pMOSトランジスタ622は、ゲートがノードN1に接続されている。

## 【 0 2 6 9 】

pMOSトランジスタ623は、ソースがpMOSトランジスタ621のドレインに接続され、ドレインがノードN1に接続され、且つ、ゲートから入力信号INを入力する。このpMOSトランジスタ623は、ゲート電位が0ボルトのとき強くオンし、ゲート電位が1.5ボルトのとき弱くオンし、ゲート電位が3ボルトのときオフする。

## 【 0 2 7 0 】

pMOSトランジスタ624は、ソースがpMOSトランジスタ622のドレインに接続され、ドレインがノードN2に接続され、且つ、ソースがインバータ629の出力端子に接続されている。このpMOSトランジスタ624は、ゲート電位が0ボルトのとき強くオンし、ゲート電位が1.5ボルトのとき弱くオンし、ゲート電位が3ボルトのときオフする。

## 【 0 2 7 1 】

pMOSトランジスタ625は、ソースが電源ラインに接続され、ドレインがpMOSトランジスタ622のソースに接続され、ゲートから制御信号L-SPEEDを入力する。

## 【0272】

pMOSトランジスタ626は、ソースが電源ラインに接続され、ドレインがpMOSトランジスタ622のソースに接続され、且つ、ゲートがノードN1に接続されている。

## 【0273】

nMOSトランジスタ627は、ソースがグラウンドラインに接続され、ドレインがノードN1に接続され、且つ、ゲートから入力信号INを入力する。

## 【0274】

nMOSトランジスタ628は、ソースがグラウンドラインに接続され、ドレインがノードN2に接続され、且つ、ゲートがインバータ629の出力端子に接続されている。

## 【0275】

インバータ629は、入力端子から入力信号INを入力し、この信号INを反転して出力する。

## 【0276】

図6(B)のレベルシフト回路でも、電源電位は、3ボルトとする。また、入力信号INのハイレベル電位およびインバータ629の出力のハイレベル電位は、1.5ボルトまたは3ボルトとする。

## 【0277】

まず、入力信号INおよびインバータ629のハイレベル電位を1.5ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEEDはハイレベルに設定される。これにより、nMOSトランジスタ625がオフする。

## 【0278】

入力信号INがローレベルのとき、インバータ629の出力はハイレベル(1.5ボルト)になる。このため、nMOSトランジスタ627はオフしており、

且つ、nMOSトランジスタ628はオンしている。また、pMOSトランジスタ623は強くオンし、pMOSトランジスタ624は弱くオンしている。さらに、nMOSトランジスタ628がオンしているため、ノードN2の電位はローレベルであり、したがって、pMOSトランジスタ621はオンしているので、ノードN1の電位はハイレベルである。このため、pMOSトランジスタ622、626はオフしている。

## 【0279】

次に、入力信号INがハイレベル（1.5ボルト）に変化し、このために、インバータ629の出力はローレベルになる。したがって、nMOSトランジスタ627はオンし、nMOSトランジスタ628はオフし、pMOSトランジスタ623は弱くオンし、且つ、pMOSトランジスタ624は強くオンする。そして、ノードN1の電位がpMOSトランジスタ622のオン／オフしきい値よりも低い値まで低下すると、pMOSトランジスタ622、626がオンする。pMOSトランジスタ622、626がオンすることにより、ノードN2の電位が、ハイレベル（3ボルト）まで上昇する。なお、pMOSトランジスタ625は、オフしているので、レベルシフト回路の全体動作に影響しない。

## 【0280】

続いて、入力信号INがローレベルに変化し、このために、インバータ629の出力はハイレベルになる。したがって、nMOSトランジスタ627はオフし、nMOSトランジスタ628はオンし、pMOSトランジスタ623は強くオンし、且つ、pMOSトランジスタ624は弱くオンする。これにより、pMOSトランジスタ622、624、626およびnMOSトランジスタ628がオンしている状態になる。その後、ノードN2の電位は、pMOSトランジスタ621のオン／オフしきい値よりも低い値まで低下する。これにより、pMOSトランジスタ621はオンする。したがって、ノードN1の電位がハイレベルになり、このため、pMOSトランジスタ622がオフする。これにより、ノードN2の電位は、ローレベルまで低下する。

## 【0281】

このように、制御信号L-SPEED をハイレベルにした場合、pMOSトランジス

タ 6 2 5 は使用されないのので、出力信号 O U T の立ち上がり動作は高速化されない。しかし、レベルシフト量を大きくしてもレベルシフト回路を正常に動作させることができ且つ、貫通電流が小さいので消費電力は小さい。

## 【 0 2 8 2 】

次に、入力信号 I N およびインバータ 6 2 7 のハイレベル電位を 3 ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号 L - S P E E D はローレベルに設定され、したがって、n M O S トランジスタ 6 2 5 はオンする。

## 【 0 2 8 3 】

入力信号 I N がローレベルのとき、インバータ 6 2 9 の出力はハイレベル（3 ボルト）になる。このため、n M O S トランジスタ 6 2 7 はオフしており、且つ、n M O S トランジスタ 6 2 8 はオンしている。また、p M O S トランジスタ 6 2 3 は強くオンし、p M O S トランジスタ 6 2 4 はオフしている。n M O S トランジスタ 6 2 8 がオンしているため、ノード N 2 の電位はローレベルであり、したがって、p M O S トランジスタ 6 2 1 はオンしている。これにより、ノード N 1 の電位はハイレベルである。このため、p M O S トランジスタ 6 2 2, 6 2 6 はオフしている。

## 【 0 2 8 4 】

次に、入力信号 I N がハイレベル（3 ボルト）に変化し、このために、インバータ 6 2 9 の出力はローレベルになる。したがって、n M O S トランジスタ 6 2 7 はオンし、n M O S トランジスタ 6 2 8 はオフし、p M O S トランジスタ 6 2 3 はオフし、且つ、p M O S トランジスタ 6 2 4 は強くオンする。したがって、ノード N 1 の電位は 0 ボルトになり、このために、p M O S トランジスタ 6 2 2, 6 2 6 がオンする。これにより、ノード N 2 の電位は、ハイレベル（3 ボルト）まで上昇する。この実施の形態では、2 個の p M O S トランジスタ 6 2 5, 6 2 6 によって p M O S トランジスタ 6 2 2 のソースに電流が供給されるので、ノード N 2 の電位は、高速で立ち上がる。ノード N 2 の電位がハイレベルになると、p M O S トランジスタ 6 2 1 はオフする。

## 【 0 2 8 5 】



続いて、入力信号 I N がローレベルに変化し、このために、インバータ 6 2 9 の出力はハイレベルになる。したがって、nMOS トランジスタ 6 2 7 はオフし、nMOS トランジスタ 6 2 8 はオンし、pMOS トランジスタ 6 2 3 は強くオンし、且つ、pMOS トランジスタ 6 2 4 はオフする。これにより、ノード N 2 の電位は、0 ボルトになる。その後、pMOS トランジスタ 6 2 1 がオンする。このため、ノード N 1 の電位がハイレベルになり、したがって、pMOS トランジスタ 6 2 2 がオフする。

【 0 2 8 6 】

このように、制御信号 L-SPEED をローレベルにした場合、レベルシフト量をあまり大きくすることはできないものの、ノード N 2 に対する充電能力を高めることができ、したがって、出力信号 O U T の立ち上がりを高速化することができる。

【 0 2 8 7 】

#### 第 7 の実施の形態

図 7 (A) は、この実施の形態に係るレベルシフト回路の要部構成を示す回路図である。図 7 (A) に示されたように、このレベルシフト回路は、pMOS トランジスタ 7 1 1 ~ 7 1 6 と、nMOS トランジスタ 7 1 7, 7 1 8 と、インバータ 7 1 9 とを備えている。

【 0 2 8 8 】

pMOS トランジスタ 7 1 1 は、ソースが電源ラインに接続され、ドレインがノード N 1 に接続され、且つ、ゲートがノード N 2 に接続されている。

【 0 2 8 9 】

pMOS トランジスタ 7 1 2 は、ソースが電源ラインに接続され、ドレインがノード N 2 に接続され、且つ、ゲートがノード N 1 に接続されている。

【 0 2 9 0 】

pMOS トランジスタ 7 1 3 は、ソースが電源ラインに接続され、ゲートから制御信号 L-SPEED を入力する。

【 0 2 9 1 】

pMOS トランジスタ 7 1 4 は、ソースが pMOS トランジスタ 7 1 3 のドレ

インに接続され、ドレインがノードN 1に接続され、且つ、ゲートがノードN 2に接続されている。

【0 2 9 2】

p MOS トランジスタ 7 1 5 は、ソースが電源ラインに接続され、ゲートから制御信号 L-SPEED を入力する。

【0 2 9 3】

p MOS トランジスタ 7 1 6 は、ソースが p MOS トランジスタ 7 1 5 のドレインに接続され、ドレインがノードN 2に接続され、且つ、ゲートがノードN 1に接続されている。

【0 2 9 4】

n MOS トランジスタ 7 1 7 は、ソースがグランドラインに接続され、ドレインがノードN 1に接続され、且つ、ゲートから入力信号 I N を入力する。

【0 2 9 5】

n MOS トランジスタ 7 1 8 は、ソースがグランドラインに接続され、ドレインがノードN 2に接続され、且つ、ゲートがインバータ 7 1 9 の出力端子に接続されている。

【0 2 9 6】

インバータ 7 1 9 は、入力端子から入力信号 I N を入力し、この信号 I N を反転して出力する。

【0 2 9 7】

この実施の形態では、電源電位は、3 ボルトとする。また、入力信号 I N のハイレベル電位およびインバータ 7 1 9 の出力のハイレベル電位は、1. 5 ボルトまたは3 ボルトとする。

【0 2 9 8】

以下、図 7 (A) に示されたレベルシフト回路の動作を説明する。

【0 2 9 9】

まず、入力信号 I N およびインバータ 7 1 9 のハイレベル電位を 1. 5 ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号 L-SPEED はハイレベルに設定される。これにより、p MOS トランジスタ 7 1 3、

715がオフする。

【0300】

入力信号INがローレベルのとき、インバータ719の出力はハイレベル（1.5ボルト）に維持される。したがって、nMOSトランジスタ717はオフしており、且つ、nMOSトランジスタ718はオンしている。nMOSトランジスタ718がオンしていることにより、ノードN2の電位はローレベルに維持される。このため、pMOSトランジスタ711はオンしており、したがって、ノードN1の電位はハイレベルである。これにより、pMOSトランジスタ712はオフしている。なお、nMOSトランジスタ713、715がオフしているので、nMOSトランジスタ714、716のオン／オフは、レベルシフト回路の全体動作に影響しない。

【0301】

次に、入力信号INがハイレベル（1.5ボルト）に変化し、このために、インバータ719の出力はローレベルになる。したがって、nMOSトランジスタ717はオンし、且つ、nMOSトランジスタ718はオフする。このとき、ノードN2の電位は、0ボルトに維持される。したがって、pMOSトランジスタ711はオン状態に維持される。そして、ノードN1の電位がpMOSトランジスタ712のオン／オフしきい値よりも低い値まで低下すると、このpMOSトランジスタ712がオンし、したがって、ノードN2の電位がハイレベル（3ボルト）まで上昇する。これにより、pMOSトランジスタ711はオフするので、ノードN1の電位はローレベルまで下降する。

【0302】

続いて、入力信号INがローレベルに変化し、このために、インバータ719の出力はハイレベルになる。したがって、nMOSトランジスタ717はオフし、且つ、nMOSトランジスタ718はオンする。このとき、ノードN1の電位はローレベルに維持され、したがって、pMOSトランジスタ712は、オン状態に維持される。これにより、pMOSトランジスタ712およびnMOSトランジスタ718が共にオンしている状態になる。その後、ノードN2の電位がpMOSトランジスタ711のオン／オフしきい値よりも低い値まで低下すると、

このpMOSトランジスタ711がオンする。これにより、ノードN1の電位がハイレベルになり、したがって、pMOSトランジスタ712がオフする。このため、ノードN2の電位は、ローレベルまで低下する。

#### 【0303】

このように、制御信号L-SPEED をハイレベルにした場合、pMOSトランジスタ713～716は使用されないので、出力信号OUTの立ち上がり動作および立ち下がり動作は高速化されない。しかし、レベルシフト量を大きくしてもレベルシフト回路を正常に動作させることができ且つ、貫通電流が小さいので消費電力は小さい。

#### 【0304】

次に、入力信号INおよびインバータ719のハイレベル電位を3ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEED はローレベルに設定され、したがって、nMOSトランジスタ713, 715はオンする。

#### 【0305】

このレベルシフト回路において、入力信号INがローレベルのとき、インバータ719の出力はハイレベル（3ボルト）に維持される。したがって、nMOSトランジスタ717はオフしており、且つ、nMOSトランジスタ718はオンしている。nMOSトランジスタ718がオンしていることにより、ノードN2の電位はローレベルに維持される。このため、pMOSトランジスタ711, 714はオンしており、したがって、ノードN1の電位はハイレベルである。これにより、pMOSトランジスタ712, 716はオフしている。

#### 【0306】

次に、入力信号INがハイレベル（3ボルト）に変化し、このために、インバータ719の出力はローレベルになる。したがって、nMOSトランジスタ717はオンし、且つ、nMOSトランジスタ718はオフする。このとき、ノードN2の電位は、0ボルトに維持される。したがって、pMOSトランジスタ711, 714はオン状態に維持される。すなわち、pMOSトランジスタ711, 714とnMOSトランジスタ715とがオンしている状態になる。ここでは、

データ電位が3ボルトなので、nMOSトランジスタ717の電流能力は十分に大きい。これにより、ノードN1の電位は、pMOSトランジスタ712のオン／オフしきい値よりも低い値まで低下する。これにより、pMOSトランジスタ712, 716がオンし、したがって、ノードN2の電位がハイレベル（3ボルト）まで上昇する。この実施の形態では、2個のpMOSトランジスタ712, 716によってノードN2が充電されるので、ノードN2の電位は、高速で立ち上がる。ノードN2の電位がハイレベルになると、pMOSトランジスタ711, 714はオフする。したがって、ノードN1の電位は、ローレベルまで下降する。

## 【0307】

続いて、入力信号INがローレベルに変化し、このために、インバータ719の出力はハイレベルになる。したがって、nMOSトランジスタ717はオフし、且つ、nMOSトランジスタ718はオンする。このとき、ノードN1の電位はローレベルに維持され、したがって、pMOSトランジスタ712, 716は、オン状態に維持される。これにより、pMOSトランジスタ712, 716およびnMOSトランジスタ718がオンしている状態になる。ここでは、データ電位が3ボルトなので、nMOSトランジスタ718の電流能力が十分に大きくなる。これにより、ノードN2の電位は、pMOSトランジスタ711のオン／オフしきい値よりも低い値まで低下する。このため、pMOSトランジスタ711, 714がオンする。これにより、ノードN1の電位がハイレベルになり、したがって、pMOSトランジスタ712, 716がオフする。これにより、ノードN2の電位は、ローレベルまで低下する。この実施の形態では、2個のpMOSトランジスタ711, 714によってノードN1が充電されるので、ノードN2の電位すなわち出力信号OUTは、高速で立ち下がる。

## 【0308】

このように、制御信号L-SPEEDをローレベルにした場合、レベルシフト量をあまり大きくすることはできないものの、ノードN1, N2に対する充電能力を高めることができ、したがって、出力信号OUTの立ち上がりおよび立ち下がり的高速化することができる。

## 【 0 3 0 9 】

続いて、この実施の形態に係るレベルシフト回路の変形例について、図 7 ( B ) を用いて説明する。

## 【 0 3 1 0 】

図 7 ( B ) のレベルシフト回路は、 p M O S トランジスタ 7 2 1 ~ 7 2 8 と、 n M O S トランジスタ 7 2 9 , 7 3 0 と、インバータ 7 3 1 とを備えている。

## 【 0 3 1 1 】

p M O S トランジスタ 7 2 1 は、ソースが電源ラインに接続され、且つ、ゲートがノード N 2 に接続されている。

## 【 0 3 1 2 】

p M O S トランジスタ 7 2 2 は、ソースが電源ラインに接続され、且つ、ゲートがノード N 1 に接続されている。

## 【 0 3 1 3 】

p M O S トランジスタ 7 2 3 は、ソースが p M O S トランジスタ 7 2 1 のドレインに接続され、ドレインがノード N 1 に接続され、且つ、ゲートから入力信号 I N を入力する。この p M O S トランジスタ 7 2 3 は、ゲート電位が 0 ボルトのとき強くオンし、ゲート電位が 1 . 5 ボルトのとき弱くオンし、ゲート電位が 3 ボルトのときオフする。

## 【 0 3 1 4 】

p M O S トランジスタ 7 2 4 は、ソースが p M O S トランジスタ 7 2 2 のドレインに接続され、ドレインがノード N 2 に接続され、且つ、ソースがインバータ 7 3 1 の出力端子に接続されている。この p M O S トランジスタ 7 2 4 は、ゲート電位が 0 ボルトのとき強くオンし、ゲート電位が 1 . 5 ボルトのとき弱くオンし、ゲート電位が 3 ボルトのときオフする。

## 【 0 3 1 5 】

p M O S トランジスタ 7 2 5 は、ソースが電源ラインに接続され、ゲートから制御信号 L - S P E E D を入力する。

## 【 0 3 1 6 】

p M O S トランジスタ 7 2 6 は、ソースが p M O S トランジスタ 7 2 5 のドレ

インに接続され、ドレインがノードN 1に接続され、且つ、ゲートがノードN 2に接続されている。

## 【 0 3 1 7 】

p MOS トランジスタ 7 2 7 は、ソースが電源ラインに接続され、ゲートから制御信号 L-SPEED を入力する。

## 【 0 3 1 8 】

p MOS トランジスタ 7 2 8 は、ソースが p MOS トランジスタ 7 2 7 のドレインに接続され、ドレインがノードN 2に接続され、且つ、ゲートがノードN 1に接続されている。

## 【 0 3 1 9 】

n MOS トランジスタ 7 2 9 は、ソースがグランドラインに接続され、ドレインがノードN 1に接続され、且つ、ゲートから入力信号 I N を入力する。

## 【 0 3 2 0 】

n MOS トランジスタ 7 3 0 は、ソースがグランドラインに接続され、ドレインがノードN 2に接続され、且つ、ゲートがインバータ 7 3 1 の出力端子に接続されている。

## 【 0 3 2 1 】

インバータ 7 3 1 は、入力端子から入力信号 I N を入力し、この信号 I N を反転して出力する。

## 【 0 3 2 2 】

図 7 ( B ) のレベルシフト回路でも、電源電位は、3 ボルトとする。また、入力信号 I N のハイレベル電位およびインバータ 7 3 1 の出力のハイレベル電位は、1. 5 ボルトまたは3 ボルトとする。

## 【 0 3 2 3 】

まず、入力信号 I N およびインバータ 7 3 1 のハイレベル電位を1. 5 ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号 L-SPEED はハイレベルに設定される。これにより、n MOS トランジスタ 7 2 5, 7 2 7 がオフする。

## 【 0 3 2 4 】

入力信号 IN がローレベルのとき、インバータ 7 3 1 の出力はハイレベル（1. 5 ボルト）になる。このため、nMOS トランジスタ 7 2 9 はオフしており、且つ、nMOS トランジスタ 7 3 0 はオンしている。また、pMOS トランジスタ 7 2 3 は強くオンし、pMOS トランジスタ 7 2 4 は弱くオンしている。さらに、nMOS トランジスタ 7 3 0 がオンしているためノード N 2 の電位はローレベルであり、したがって、pMOS トランジスタ 7 2 1 はオンしているので、ノード N 1 の電位はハイレベルである。このため、pMOS トランジスタ 7 2 2 はオフしている。なお、pMOS トランジスタ 7 2 5, 7 2 7 がオフしているので、pMOS トランジスタ 7 2 6, 7 2 8 のオン／オフはレベルシフト回路の全体動作に影響しない。

#### 【 0 3 2 5 】

次に、入力信号 IN がハイレベル（1. 5 ボルト）に変化し、このために、インバータ 7 3 1 の出力はローレベルになる。したがって、nMOS トランジスタ 7 2 9 はオンし、nMOS トランジスタ 7 3 0 はオフし、pMOS トランジスタ 7 2 3 は弱くオンし、且つ、pMOS トランジスタ 7 2 4 は強くオンする。これにより、pMOS トランジスタ 7 2 1, 7 2 3 および nMOS トランジスタ 7 2 9 がオンしている状態になる。この実施の形態では、pMOS トランジスタ 7 2 1 の電流能力が小さいので、ノード N 1 の電位は pMOS トランジスタ 7 2 2 のオン／オフしきい値よりも低い値まで低下する。これにより、pMOS トランジスタ 7 2 2 がオンし、したがって、ノード N 2 の電位がハイレベル（3 ボルト）まで上昇する。

#### 【 0 3 2 6 】

続いて、入力信号 IN がローレベルに変化し、このために、インバータ 7 3 1 の出力はハイレベルになる。したがって、nMOS トランジスタ 7 2 9 はオフし、nMOS トランジスタ 7 3 0 はオンし、pMOS トランジスタ 7 2 3 は強くオンし、且つ、pMOS トランジスタ 7 2 4 は弱くオンする。これにより、pMOS トランジスタ 7 2 2, 7 2 4 および nMOS トランジスタ 7 3 0 がオンしている状態になる。この実施の形態では、pMOS トランジスタ 7 2 2 の電流能力が小さいので、ノード N 2 の電位は pMOS トランジスタ 7 2 1 のオン／オフしき



い値よりも低い値まで低下する。これにより、pMOSトランジスタ721はオンする。したがって、ノードN1の電位がハイレベルになり、このため、pMOSトランジスタ722がオフする。これにより、ノードN2の電位は、ローレベルまで低下する。

#### 【0327】

このように、制御信号L-SPEED をハイレベルにした場合、pMOSトランジスタ726、728は使用されないので、出力信号OUTの動作は高速化されない。しかし、レベルシフト量を大きくしてもレベルシフト回路を正常に動作させることができ且つ、貫通電流が小さいので消費電力は小さい。

#### 【0328】

次に、入力信号INおよびインバータ727のハイレベル電位を3ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEED はローレベルに設定され、したがって、nMOSトランジスタ725、727はオンする。

#### 【0329】

入力信号INがローレベルのとき、インバータ731の出力はハイレベル（3ボルト）になる。このため、nMOSトランジスタ729はオフしており、且つ、nMOSトランジスタ730はオンしている。また、pMOSトランジスタ723は強くオンし、pMOSトランジスタ724はオフしている。さらに、nMOSトランジスタ730がオンしているため、ノードN2の電位はローレベルであり、したがって、pMOSトランジスタ721、726はオンしている。このため、ノードN1の電位はハイレベルであり、したがって、pMOSトランジスタ722、728はオフしている。

#### 【0330】

次に、入力信号INがハイレベル（3ボルト）に変化し、このために、インバータ731の出力はローレベルになる。したがって、nMOSトランジスタ729はオンし、nMOSトランジスタ730はオフし、pMOSトランジスタ723はオフし、且つ、pMOSトランジスタ724は強くオンする。したがって、ノードN1の電位は0ボルトになるので、pMOSトランジスタ722、728

がオンする。これにより、ノードN2の電位は、ハイレベル（3ボルト）まで上昇する。この実施の形態では、2個のpMOSトランジスタ722，728によってノードN2が充電されるので、ノードN2の電位すなわち出力信号OUTは、高速で立ち上がる。ノードN2の電位がハイレベルになると、pMOSトランジスタ721，726はオフする。

#### 【0331】

続いて、入力信号INがローレベルに変化し、このために、インバータ731の出力はハイレベルになる。したがって、nMOSトランジスタ729はオフし、nMOSトランジスタ730はオンし、pMOSトランジスタ723は強くオンし、且つ、pMOSトランジスタ724はオフする。これにより、ノードN2の電位は0ボルトになる。その後、pMOSトランジスタ721，726がオンする。このため、ノードN1の電位がハイレベルになり、したがって、pMOSトランジスタ722，728がオフする。

#### 【0332】

このように、制御信号L-SPEED をローレベルにした場合、レベルシフト量をあまり大きくすることはできないものの、ノードN1，N2に対する充電能力を高めることができ、したがって、出力信号OUTの立ち上がりおよび立ち下がり的高速化することができる。

#### 【0333】

#### 第8の実施の形態

図8（A）は、この実施の形態に係るレベルシフト回路の要部構成を示す回路図である。図8（A）に示されたように、このレベルシフト回路は、pMOSトランジスタ811～816と、nMOSトランジスタ817，818と、インバータ819とを備えている。

#### 【0334】

pMOSトランジスタ811は、ドレインがノードN1に接続され、且つ、ゲートがノードN2に接続されている。

#### 【0335】

pMOSトランジスタ812は、ドレインがノードN2に接続され、且つ、ゲ

ートがノードN1に接続されている。

【0336】

pMOSトランジスタ813は、ソースが電源ラインに接続され、ドレインがpMOSトランジスタ811のソースに接続され、ゲートから制御信号L-SPEEDを入力する。

【0337】

pMOSトランジスタ814は、ソースが電源ラインに接続され、ドレインがpMOSトランジスタ811のソースに接続され、且つ、ゲートがノードN2に接続されている。

【0338】

pMOSトランジスタ815は、ソースが電源ラインに接続され、ドレインがpMOSトランジスタ812のソースに接続され、ゲートから制御信号L-SPEEDを入力する。

【0339】

pMOSトランジスタ816は、ソースが電源ラインに接続され、ドレインがpMOSトランジスタ812のソースに接続され、且つ、ゲートがノードN1に接続されている。

【0340】

nMOSトランジスタ817は、ソースがグラウンドラインに接続され、ドレインがノードN1に接続され、且つ、ゲートから入力信号INを入力する。

【0341】

nMOSトランジスタ818は、ソースがグラウンドラインに接続され、ドレインがノードN2に接続され、且つ、ゲートがインバータ819の出力端子に接続されている。

【0342】

インバータ819は、入力端子から入力信号INを入力し、この信号INを反転して出力する。

【0343】

この実施の形態では、電源電位は、3ボルトとする。また、入力信号INのハ

イレベル電位およびインバータ 8 1 9 の出力のハイレベル電位は、1. 5 ボルトまたは 3 ボルトとする。

【0 3 4 4】

以下、図 8 (A) に示されたレベルシフト回路の動作を説明する。

【0 3 4 5】

まず、入力信号 IN およびインバータ 8 1 9 のハイレベル電位を 1. 5 ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号 L-SPEED はハイレベルに設定される。これにより、pMOS トランジスタ 8 1 3, 8 1 5 がオフする。

【0 3 4 6】

入力信号 IN がローレベルのとき、インバータ 8 1 9 の出力はハイレベル (1. 5 ボルト) に維持される。したがって、nMOS トランジスタ 8 1 7 はオフしており、且つ、nMOS トランジスタ 8 1 8 はオンしている。nMOS トランジスタ 8 1 8 がオンしていることにより、ノード N 2 の電位はローレベルに維持される。このため、pMOS トランジスタ 8 1 1, 8 1 4 はオンしているので、ノード N 1 の電位はハイレベルである。したがって、pMOS トランジスタ 8 1 2, 8 1 4 はオフしている。なお、nMOS トランジスタ 8 1 3, 8 1 5 は、オフしているので、レベルシフト回路の全体動作に影響しない。

【0 3 4 7】

次に、入力信号 IN がハイレベル (1. 5 ボルト) に変化し、このために、インバータ 8 1 9 の出力はローレベルになる。したがって、nMOS トランジスタ 8 1 7 はオンし、且つ、nMOS トランジスタ 8 1 8 はオフする。このとき、ノード N 2 の電位は、0 ボルトに維持される。したがって、pMOS トランジスタ 8 1 1 と 8 1 4 はオン状態に維持される。そして、この実施の形態では、pMOS トランジスタ 8 1 1, 8 1 4 の電流能力が十分に小さいので、ノード N 1 の電位は pMOS トランジスタ 8 1 2, 8 1 6 のオン／オフしきい値よりも低い値まで低下する。このため、pMOS トランジスタ 8 1 2, 8 1 6 がオンし、したがって、ノード N 2 の電位がハイレベル (3 ボルト) まで上昇する。これにより、pMOS トランジスタ 8 1 1, 8 1 4 はオフするので、ノード N 1 の電位

はローレベルまで下降する。

【0348】

続いて、入力信号INがローレベルに変化し、このために、インバータ819の出力はハイレベルになる。したがって、nMOSトランジスタ817はオフし、且つ、nMOSトランジスタ818はオンする。このとき、ノードN1の電位はローレベルに維持され、したがって、pMOSトランジスタ812は、オン状態に維持される。これにより、pMOSトランジスタ812、816およびnMOSトランジスタ818がオンしている状態になる。この実施の形態では、pMOSトランジスタ812、816の電流能力が十分に小さいので、ノードN2の電位はpMOSトランジスタ811、814のオン／オフしきい値よりも低い値まで低下する。このため、このpMOSトランジスタ811、814がオンする。これにより、ノードN1の電位がハイレベルになり、したがって、pMOSトランジスタ812、816がオフする。このため、ノードN2の電位は、ローレベルまで低下する。

【0349】

このように、制御信号L-SPEED をハイレベルにした場合、pMOSトランジスタ813は使用されないので出力信号OUTの立ち上がり動作は高速化されず、また、pMOSトランジスタ815は使用されないので出力信号OUTの立ち下がり動作は高速化されない。しかし、レベルシフト量を大きくしてもレベルシフト回路を正常に動作させることができ且つ、貫通電流が小さいので消費電力は小さい。

【0350】

次に、入力信号INおよびインバータ819のハイレベル電位を3ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEED はローレベルに設定され、したがって、nMOSトランジスタ813、815はオンする。

【0351】

このレベルシフト回路において、入力信号INがローレベルのとき、インバータ819の出力はハイレベル（3ボルト）に維持される。したがって、nMOS

トランジスタ 8 1 7 はオフしており、且つ、nMOS トランジスタ 8 1 8 はオンしている。nMOS トランジスタ 8 1 8 がオンしていることにより、ノード N 2 の電位はローレベルに維持される。このため、pMOS トランジスタ 8 1 1, 8 1 4 はオンしているので、ノード N 1 の電位はハイレベルである。したがって、pMOS トランジスタ 8 1 2, 8 1 6 はオフしている。

## 【 0 3 5 2 】

次に、入力信号 IN がハイレベル（3 ボルト）に変化し、このために、インバータ 8 1 9 の出力はローレベルになる。したがって、nMOS トランジスタ 8 1 7 はオンし、且つ、nMOS トランジスタ 8 1 8 はオフする。このとき、ノード N 2 の電位は、0 ボルトに維持される。したがって、pMOS トランジスタ 8 1 1, 8 1 4 はオン状態に維持される。すなわち、pMOS トランジスタ 8 1 1, 8 1 4 と nMOS トランジスタ 8 1 5 とがオンしている状態になる。ここでは、データ電位が 3 ボルトなので、nMOS トランジスタ 8 1 7 の電流能力が十分に大きくなる。このため、ノード N 1 の電位は、pMOS トランジスタ 8 1 2 のオン／オフしきい値よりも低い値まで低下する。これにより、pMOS トランジスタ 8 1 2, 8 1 6 がオンし、したがって、ノード N 2 の電位がハイレベル（3 ボルト）まで上昇する。この実施の形態では、2 個の pMOS トランジスタ 8 1 5, 8 1 6 によって pMOS トランジスタ 8 1 2 のソースに電流が供給されるので、ノード N 2 の電位は、高速で立ち上がる。ノード N 2 の電位がハイレベルになると、pMOS トランジスタ 8 1 1, 8 1 4 はオフするので、ノード N 1 の電位はローレベルまで下降する。

## 【 0 3 5 3 】

続いて、入力信号 IN がローレベルに変化し、このために、インバータ 8 1 9 の出力はハイレベルになる。したがって、nMOS トランジスタ 8 1 7 はオフし、且つ、nMOS トランジスタ 8 1 8 はオンする。このとき、ノード N 1 の電位はローレベルに維持され、したがって、pMOS トランジスタ 8 1 2, 8 1 6 は、オン状態に維持される。これにより、pMOS トランジスタ 8 1 2, 8 1 6 および nMOS トランジスタ 8 1 8 がオンしている状態になる。ここでは、データ電位が 3 ボルトなので、nMOS トランジスタ 8 1 8 の電流能力が十分に大きく

なる。これにより、ノードN2の電位は、pMOSトランジスタ811のオン／オフしきい値よりも低い値まで低下する。このため、pMOSトランジスタ811, 814がオンする。これにより、ノードN1の電位がハイレベルになり、したがって、pMOSトランジスタ812, 816がオフする。これにより、ノードN2の電位は、ローレベルまで低下する。この実施の形態では、2個のpMOSトランジスタ811, 814によってノードN1が充電されるので、ノードN2の電位は、高速で立ち下がる。

## 【0354】

このように、制御信号L-SPEED をローレベルにした場合、レベルシフト量をあまり大きくすることはできないものの、ノードN1, N2に対する充電能力を高めることができ、したがって、出力信号OUTの立ち上がりおよび立ち下がり的高速化することができる。

## 【0355】

続いて、この実施の形態に係るレベルシフト回路の変形例について、図8(B)を用いて説明する。

## 【0356】

図8(B)のレベルシフト回路は、pMOSトランジスタ821～828と、nMOSトランジスタ829, 830と、インバータ831とを備えている。

## 【0357】

pMOSトランジスタ821は、ゲートがノードN2に接続されている。

## 【0358】

pMOSトランジスタ822は、ゲートがノードN1に接続されている。

## 【0359】

pMOSトランジスタ823は、ソースがpMOSトランジスタ821のドレインに接続され、ドレインがノードN1に接続され、且つ、ゲートから入力信号INを入力する。このpMOSトランジスタ823は、ゲート電位が0ボルトのとき強くオンし、ゲート電位が1.5ボルトのとき弱くオンし、ゲート電位が3ボルトのときオフする。

## 【0360】

pMOSトランジスタ824は、ソースがpMOSトランジスタ822のドレインに接続され、ドレインがノードN2に接続され、且つ、ソースがインバータ831の出力端子に接続されている。このpMOSトランジスタ824は、ゲート電位が0ボルトのとき強くオンし、ゲート電位が1.5ボルトのとき弱くオンし、ゲート電位が3ボルトのときオフする。

## 【0361】

pMOSトランジスタ825は、ソースが電源ラインに接続され、ドレインがpMOSトランジスタ821のソースに接続され、且つ、ゲートから制御信号L-SPEEDを入力する。

## 【0362】

pMOSトランジスタ826は、ソースが電源ラインに接続され、ドレインがpMOSトランジスタ821のソースに接続され、且つ、ゲートがノードN2に接続されている。

## 【0363】

pMOSトランジスタ827は、ソースが電源ラインに接続され、ドレインがpMOSトランジスタ822のソースに接続され、且つ、ゲートから制御信号L-SPEEDを入力する。

## 【0364】

pMOSトランジスタ828は、ソースが電源ラインに接続され、ドレインがpMOSトランジスタ822のソースに接続され、且つ、ゲートがノードN1に接続されている。

## 【0365】

nMOSトランジスタ829は、ソースがグランドラインに接続され、ドレインがノードN1に接続され、且つ、ゲートから入力信号INを入力する。

## 【0366】

nMOSトランジスタ830は、ソースがグランドラインに接続され、ドレインがノードN2に接続され、且つ、ゲートがインバータ831の出力端子に接続されている。

## 【0367】



インバータ 831 は、入力端子から入力信号 IN を入力し、この信号 IN を反転して出力する。

## 【0368】

図 8 (B) のレベルシフト回路でも、電源電位は、3 ボルトとする。したがって、出力信号 OUT のハイレベル電位は、3 ボルトである。また、入力信号 IN のハイレベル電位およびインバータ 831 の出力のハイレベル電位は、1.5 ボルトまたは 3 ボルトとする。

## 【0369】

まず、入力信号 IN およびインバータ 831 のハイレベル電位を 1.5 ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号 L-SPEED はハイレベルに設定される。これにより、nMOS トランジスタ 825, 827 はオフする。

## 【0370】

入力信号 IN がローレベルのとき、インバータ 831 の出力はハイレベル (1.5 ボルト) になる。このため、nMOS トランジスタ 829 はオフしており、且つ、nMOS トランジスタ 830 はオンしている。また、pMOS トランジスタ 823 は強くオンし、pMOS トランジスタ 824 は弱くオンしている。nMOS トランジスタ 830 がオンしているためノード N2 の電位はローレベルであり、したがって、pMOS トランジスタ 821, 826 はオンしているので、ノード N1 の電位はハイレベルである。このため、pMOS トランジスタ 822, 828 はオフしている。なお、pMOS トランジスタ 825, 827 は、オフしているので、レベルシフト回路の全体動作に影響しない。

## 【0371】

次に、入力信号 IN がハイレベル (1.5 ボルト) に変化し、このために、インバータ 831 の出力はローレベルになる。したがって、nMOS トランジスタ 829 はオンし、nMOS トランジスタ 830 はオフし、pMOS トランジスタ 823 は弱くオンし、且つ、pMOS トランジスタ 824 は強くオンする。これにより、pMOS トランジスタ 821, 823, 826 および nMOS トランジスタ 829 がオンしている状態になる。その後、ノード N1 の電位は pMOS ト

ランジスタ 8 2 2, 8 2 8 のオン／オフしきい値よりも低い値まで低下する。これにより、pMOS トランジスタ 8 2 2, 8 2 8 がオンし、したがって、ノード N 2 の電位がハイレベル（3 ボルト）まで上昇する。

#### 【0 3 7 2】

続いて、入力信号 IN がローレベルに変化し、このために、インバータ 8 3 1 の出力はハイレベルになる。したがって、nMOS トランジスタ 8 2 9 はオフし、nMOS トランジスタ 8 3 0 はオンし、pMOS トランジスタ 8 2 3 は強くオンし、且つ、pMOS トランジスタ 8 2 4 は弱くオンする。これにより、pMOS トランジスタ 8 2 2, 8 2 4, 8 2 8 および nMOS トランジスタ 8 3 0 がオンしている状態になる。その後、ノード N 2 の電位は pMOS トランジスタ 8 2 1 のオン／オフしきい値よりも低い値まで低下する。これにより、pMOS トランジスタ 8 2 1 はオンする。したがって、ノード N 1 の電位がハイレベルになり、このため、pMOS トランジスタ 8 2 2 がオフする。これにより、ノード N 2 の電位は、ローレベルまで低下する。

#### 【0 3 7 3】

このように、制御信号 L-SPEED をハイレベルにした場合、pMOS トランジスタ 8 2 5, 8 2 7 は使用されないので、出力信号 OUT の動作は高速化されない。しかし、レベルシフト量を大きくしてもレベルシフト回路を正常に動作させることができ且つ、貫通電流が小さいので消費電力は小さい。

#### 【0 3 7 4】

次に、入力信号 IN およびインバータ 8 2 7 のハイレベル電位を 3 ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号 L-SPEED はローレベルに設定され、したがって、nMOS トランジスタ 8 2 5, 8 2 7 はオンする。

#### 【0 3 7 5】

入力信号 IN がローレベルのとき、インバータ 8 3 1 の出力はハイレベル（3 ボルト）になる。このため、nMOS トランジスタ 8 2 9 はオフしており、且つ、nMOS トランジスタ 8 3 0 はオンしている。また、pMOS トランジスタ 8 2 3 は強くオンし、pMOS トランジスタ 8 2 4 はオフしている。さらに、nM

OSトランジスタ830がオンしているためノードN2の電位はローレベルであり、したがって、pMOSトランジスタ821, 826はオンしているので、ノードN1の電位はハイレベルである。このため、pMOSトランジスタ822, 828はオフしている。

## 【0376】

次に、入力信号INがハイレベル（3ボルト）に変化し、このために、インバータ831の出力はローレベルになる。したがって、nMOSトランジスタ829はオンし、nMOSトランジスタ830はオフし、pMOSトランジスタ823はオフし、且つ、pMOSトランジスタ824は強くオンする。したがって、ノードN1の電位は0ボルトになるので、pMOSトランジスタ822, 828がオンする。これにより、ノードN2の電位は、ハイレベル（3ボルト）まで上昇する。この実施の形態では、2個のpMOSトランジスタ827, 828からpMOSトランジスタ822に電流が供給されるので、ノードN2の電位は、高速で立ち上がる。ノードN2の電位がハイレベルになると、pMOSトランジスタ821, 826はオフする。

## 【0377】

続いて、入力信号INがローレベルに変化し、このために、インバータ831の出力はハイレベルになる。したがって、nMOSトランジスタ829はオフし、nMOSトランジスタ830はオンし、pMOSトランジスタ823は強くオンし、且つ、pMOSトランジスタ824はオフする。これにより、ノードN2の電位は、0ボルトになる。その後、pMOSトランジスタ821, 826がオンする。これにより、ノードN1の電位がハイレベルになり、したがって、pMOSトランジスタ822, 828がオフする。

## 【0378】

このように、制御信号L-SPEED をローレベルにした場合、レベルシフト量をあまり大きくすることはできないものの、ノードN1, N2に対する充電能力を高めることができ、したがって、出力信号OUTの立ち上がりおよび立ち下がり的高速化することができる。

## 【0379】

第9の実施の形態

図9（A）は、この実施の形態に係るレベルシフト回路の要部構成を示す回路図である。図9（A）に示されたように、このレベルシフト回路は、pMOSトランジスタ911～914と、nMOSトランジスタ915、916と、インバータ917とを備えている。

## 【0380】

pMOSトランジスタ911は、ソースが電源ラインに接続され、ドレインがノードN1に接続され、且つ、ゲートがノードN2に接続されている。

## 【0381】

pMOSトランジスタ912は、ソースが電源ラインに接続され、ドレインがノードN2に接続され、且つ、ゲートがノードN1に接続されている。

## 【0382】

pMOSトランジスタ913は、ソースが電源ラインに接続され、ゲートから制御信号L-SPEEDを入力する。

## 【0383】

pMOSトランジスタ914は、ソースがpMOSトランジスタ913のドレインに接続され、ドレインがノードN2に接続され、且つ、ゲートがインバータ917の出力端子に接続されている。

## 【0384】

nMOSトランジスタ915は、ソースがグランドラインに接続され、ドレインがノードN1に接続され、且つ、ゲートから入力信号INを入力する。

## 【0385】

nMOSトランジスタ916は、ソースがグランドラインに接続され、ドレインがノードN2に接続され、且つ、ゲートがインバータ917の出力端子に接続されている。

## 【0386】

インバータ917は、入力端子から入力信号INを入力し、この信号INを反転して出力する。

## 【0387】

この実施の形態では、電源電位は、3ボルトとする。また、入力信号INのハイレベル電位およびインバータ917の出力のハイレベル電位は、1.5ボルトまたは3ボルトとする。

## 【0388】

以下、図9（A）に示されたレベルシフト回路の動作を説明する。

## 【0389】

まず、入力信号INおよびインバータ917のハイレベル電位を1.5ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEEDはハイレベル（3ボルト）に設定される。これにより、pMOSトランジスタ913がオフする。

## 【0390】

入力信号INがローレベルのとき、インバータ917の出力はハイレベル（1.5ボルト）に維持される。したがって、nMOSトランジスタ915はオフしており、且つ、nMOSトランジスタ916はオンしている。nMOSトランジスタ916がオンしていることにより、ノードN2の電位はローレベルに維持される。このため、pMOSトランジスタ911はオンしており、したがって、ノードN1の電位はハイレベルである。このため、pMOSトランジスタ912はオフしている。なお、nMOSトランジスタ913がオフしているので、nMOSトランジスタ914のオン／オフは、レベルシフト回路の全体動作に影響しない。

## 【0391】

次に、入力信号INがハイレベル（1.5ボルト）に変化し、このために、インバータ917の出力はローレベルになる。したがって、nMOSトランジスタ915はオンし、且つ、nMOSトランジスタ916はオフする。このとき、ノードN2の電位は、0ボルトに維持される。したがって、pMOSトランジスタ911はオン状態に維持される。そして、ノードN1の電位がpMOSトランジスタ912のオン／オフしきい値よりも低い値まで低下すると、このpMOSトランジスタ912がオンし、したがって、ノードN2の電位がハイレベル（3ボルト）まで上昇する。これにより、pMOSトランジスタ911はオフするので

、ノードN1の電位はローレベルまで下降する。

【0392】

続いて、入力信号INがローレベルに変化し、このために、インバータ917の出力はハイレベルになる。したがって、nMOSトランジスタ915はオフし、且つ、nMOSトランジスタ916はオンする。このとき、ノードN1の電位はローレベルに維持され、したがって、pMOSトランジスタ912は、オン状態に維持される。これにより、pMOSトランジスタ912およびnMOSトランジスタ914が共にオンしている状態になる。その後、ノードN2の電位がpMOSトランジスタ911のオン／オフしきい値よりも低い値まで低下すると、このpMOSトランジスタ911がオンする。これにより、ノードN1の電位がハイレベルになり、したがって、pMOSトランジスタ912がオフする。このため、ノードN2の電位は、ローレベルまで低下する。

【0393】

このように、制御信号L-SPEED をハイレベルにした場合、pMOSトランジスタ913、914は使用されないので、出力信号OUTの立ち上がり動作は高速化されない。しかし、レベルシフト量を大きくしても、レベルシフト回路を正常に動作させることができる。

【0394】

次に、入力信号INおよびインバータ917のハイレベル電位を3ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEED はローレベルに設定され、したがって、nMOSトランジスタ913はオンする。

【0395】

このレベルシフト回路において、入力信号INがローレベルのとき、インバータ917の出力はハイレベル（3ボルト）に維持される。したがって、nMOSトランジスタ915はオフしており、nMOSトランジスタ916はオンしており、且つ、pMOSトランジスタ914はオフしている。nMOSトランジスタ916がオンしており且つpMOSトランジスタ914がオフしているので、ノードN2の電位はローレベルに維持される。このため、pMOSトランジスタ9

11はオンしており、したがって、ノードN1の電位はハイレベルである。これにより、pMOSトランジスタ912はオフしている。

## 【0396】

次に、入力信号INがハイレベル（3ボルト）に変化し、このために、インバータ917の出力はローレベルになる。したがって、nMOSトランジスタ915およびpMOSトランジスタ914はオンし、且つ、nMOSトランジスタ916はオフする。pMOSトランジスタ914がオンし且つnMOSトランジスタ916はオフするので、ノードN2の電位は、ハイレベルになる。すなわち、この実施の形態では、nMOSトランジスタ916がオフすると同時にpMOSトランジスタ914がオンするので、ノードN2は高速でハイレベルに変化する。その後、pMOSトランジスタ911がオフし、したがって、ノードN1はローレベルになる。このため、pMOSトランジスタ912がオンする。

## 【0397】

続いて、入力信号INがローレベルに変化し、このために、インバータ917の出力はハイレベルになる。したがって、nMOSトランジスタ915およびpMOSトランジスタ914はオフし、且つ、nMOSトランジスタ916はオンする。これにより、ノードN2の電位は、ローレベルになる。このとき、pMOSトランジスタ912はオンしているが、電流能力が十分に小さいので、ノードN2はpMOSトランジスタ911のオン／オフしきい値よりも低い値まで低下する。これにより、pMOSトランジスタ911がオンする。したがって、ノードN1の電位がハイレベルになり、このため、pMOSトランジスタ912がオフする。これにより、ノードN2の電位は、ローレベルまで低下する。

## 【0398】

このように、制御信号L-SPEEDをローレベルにした場合、レベルシフト量をあまり大きくすることはできないものの、ノードN2に対する充電能力を高めることができ、したがって、出力信号OUTの立ち上がりを高速化することができる。

## 【0399】

続いて、この実施の形態に係るレベルシフト回路の変形例について、図9（B

) を用いて説明する。

【 0 4 0 0 】

図 9 ( B ) のレベルシフト回路は、 p M O S トランジスタ 9 2 1 ~ 9 2 5 と、 n M O S トランジスタ 9 2 6 , 9 2 7 と、インバータ 9 2 8 とを備えている。

【 0 4 0 1 】

p M O S トランジスタ 9 2 1 は、ソースが電源ラインに接続され、且つ、ゲートがノード N 2 に接続されている。

【 0 4 0 2 】

p M O S トランジスタ 9 2 2 は、ソースが電源ラインに接続され、且つ、ゲートがノード N 1 に接続されている。

【 0 4 0 3 】

p M O S トランジスタ 9 2 3 は、ソースが p M O S トランジスタ 9 2 1 のドレインに接続され、ドレインがノード N 1 に接続され、且つ、ゲートから入力信号 I N を入力する。この p M O S トランジスタ 9 2 3 は、ゲート電位が 0 ボルトのとき強くオンし、ゲート電位が 1 . 5 ボルトのとき弱くオンし、ゲート電位が 3 ボルトのときオフする。

【 0 4 0 4 】

p M O S トランジスタ 9 2 4 は、ソースが p M O S トランジスタ 9 2 2 のドレインに接続され、ドレインがノード N 2 に接続され、且つ、ソースがインバータ 9 2 8 の出力端子に接続されている。この p M O S トランジスタ 9 2 4 は、ゲート電位が 0 ボルトのとき強くオンし、ゲート電位が 1 . 5 ボルトのとき弱くオンし、ゲート電位が 3 ボルトのときオフする。

【 0 4 0 5 】

p M O S トランジスタ 9 2 5 は、ソースが電源ラインに接続され、ドレインが p M O S トランジスタ 9 2 4 のソースに接続され、ゲートから制御信号 L - S P E E D を入力する。

【 0 4 0 6 】

n M O S トランジスタ 9 2 6 は、ソースがグランドラインに接続され、ドレインがノード N 1 に接続され、且つ、ゲートから入力信号 I N を入力する。



## 【0407】

nMOSトランジスタ927は、ソースがグラウンドラインに接続され、ドレインがノードN2に接続され、且つ、ゲートがインバータ928の出力端子に接続されている。

## 【0408】

インバータ928は、入力端子から入力信号INを入力し、この信号INを反転して出力する。

## 【0409】

なお、図9(A)のレベルシフト回路と同様、pMOSトランジスタ925のドレインとノードN2との間に別のpMOSトランジスタを設け、このpMOSトランジスタのゲートをインバータ928の出力端子に接続することとしてもよい。この場合も、レベルシフト回路の動作は、図9(B)の回路の場合(後述)とほぼ同様である。但し、図9(B)に示したように、pMOSトランジスタ925のドレインをpMOSトランジスタ924のソースに接続する方が、レベルシフト回路のトランジスタ数が少なくなる。

## 【0410】

図9(B)のレベルシフト回路でも、電源電位は、3ボルトとする。また、入力信号INのハイレベル電位およびインバータ928の出力のハイレベル電位は、1.5ボルトまたは3ボルトとする。

## 【0411】

まず、入力信号INおよびインバータ928のハイレベル電位を1.5ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEEDはハイレベルに設定される。これにより、nMOSトランジスタ925がオフする。

## 【0412】

入力信号INがローレベルのとき、インバータ928の出力はハイレベル(1.5ボルト)になる。このため、nMOSトランジスタ926はオフしており、且つ、nMOSトランジスタ927はオンしている。また、pMOSトランジスタ923は強くオンし、pMOSトランジスタ924は弱くオンしている。さら

に、nMOSトランジスタ927がオンしているため、ノードN2の電位はローレベルである。このため、pMOSトランジスタ921はオンしており、したがって、ノードN1の電位はハイレベルである。これにより、pMOSトランジスタ922はオフしている。

## 【0413】

次に、入力信号INがハイレベル（1.5ボルト）に変化し、このために、インバータ928の出力はローレベルになる。したがって、nMOSトランジスタ926はオンし、nMOSトランジスタ927はオフし、pMOSトランジスタ923は弱くオンし、且つ、pMOSトランジスタ924は強くオンする。そして、ノードN1の電位がpMOSトランジスタ922のオン／オフしきい値よりも低い値まで低下すると、pMOSトランジスタ922がオンする。pMOSトランジスタ922がオンすることにより、ノードN2の電位が、ハイレベル（3ボルト）まで上昇する。なお、pMOSトランジスタ925は、オフしているので、レベルシフト回路の全体動作に影響しない。

## 【0414】

続いて、入力信号INがローレベルに変化し、このために、インバータ928の出力はハイレベルになる。したがって、nMOSトランジスタ926はオフし、nMOSトランジスタ927はオンし、pMOSトランジスタ923は強くオンし、且つ、pMOSトランジスタ924は弱くオンする。これにより、pMOSトランジスタ922、924およびnMOSトランジスタ927がオンしている状態になる。その後、ノードN2の電位はpMOSトランジスタ921のオン／オフしきい値よりも低い値まで低下する。これにより、pMOSトランジスタ921はオンする。したがって、ノードN1の電位がハイレベルになり、このため、pMOSトランジスタ922がオフする。これにより、ノードN2の電位は、ローレベルまで低下する。

## 【0415】

このように、制御信号L-SPEEDをハイレベルにした場合、pMOSトランジスタ925は使用されないため、出力信号OUTの立ち上がり動作は高速化されない。しかし、レベルシフト量を大きくしてもレベルシフト回路を正常に動作させ

ることができる。

#### 【0416】

次に、入力信号INおよびインバータ927のハイレベル電位を3ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEEDはローレベルに設定され、したがって、nMOSトランジスタ925はオンする。

#### 【0417】

入力信号INがローレベルのとき、インバータ928の出力はハイレベル（3ボルト）になる。このため、nMOSトランジスタ926はオフしており、且つ、nMOSトランジスタ927はオンしている。また、pMOSトランジスタ923は強くオンし、pMOSトランジスタ924はオフしている。さらに、nMOSトランジスタ927がオンしているため、ノードN2の電位はローレベルである。これにより、pMOSトランジスタ921はオンしており、したがって、ノードN1の電位はハイレベルである。このため、pMOSトランジスタ922はオフしている。

#### 【0418】

次に、入力信号INがハイレベル（3ボルト）に変化し、このために、インバータ928の出力はローレベルになる。したがって、nMOSトランジスタ926がオンし且つpMOSトランジスタ923がオフし、これにより、pMOSトランジスタ922はオンする。また、pMOSトランジスタ924は強くオンする。したがって、pMOSトランジスタ924を介して、ノードN2に、pMOSトランジスタ922、925から電流が供給される。また、インバータ928の出力はローレベルになり、このため、nMOSトランジスタ927はオフする。したがって、ノードN2の電位は、高速でハイレベルに変化する。これにより、pMOSトランジスタ921がオフする。

#### 【0419】

続いて、入力信号INがローレベルに変化し、このために、インバータ928の出力はハイレベルになる。したがって、nMOSトランジスタ926はオフし、nMOSトランジスタ927はオンし、pMOSトランジスタ923は強くオ

ンし、且つ、pMOSトランジスタ924はオフする。これにより、ノードN2の電位は、ローレベルまで低下する。その後、pMOSトランジスタ921がオンし、したがって、ノードN1の電位がハイレベルになる。このため、pMOSトランジスタ122がオフする。

【0420】

このように、制御信号L-SPEED をローレベルにした場合、レベルシフト量をあまり大きくすることはできないものの、ノードN2に対する充電能力を高めることができ、したがって、出力信号OUTの立ち上がりを高速化することができる。

【0421】

#### 第10の実施の形態

図10(A)は、この実施の形態に係るレベルシフト回路の要部構成を示す回路図である。図10(A)に示されたように、このレベルシフト回路は、pMOSトランジスタ1011～1016と、nMOSトランジスタ1017, 1018と、インバータ1019, 1020とを備えている。

【0422】

pMOSトランジスタ1011は、ドレインがノードN1に接続され、且つ、ゲートがノードN2に接続されている。

【0423】

pMOSトランジスタ1012は、ドレインがノードN2に接続され、且つ、ゲートがノードN1に接続されている。

【0424】

pMOSトランジスタ1013は、ソースが電源ラインに接続され、ゲートから制御信号L-SPEED を入力する。

【0425】

pMOSトランジスタ1014は、ソースがpMOSトランジスタ1013のドレインに接続され、ドレインがノードN2に接続され、且つ、ゲートがインバータ1020の出力端子に接続されている。

【0426】

pMOSトランジスタ1015は、ソースが電源ラインに接続され、ドレインがpMOSトランジスタ1011のソースに接続され、且つ、ゲートがインバータ1019の出力端子に接続されている。

## 【0427】

pMOSトランジスタ1016は、ソースが電源ラインに接続され、ドレインがpMOSトランジスタ1012のソースに接続され、且つ、ゲートがインバータ1019の出力端子に接続されている。

## 【0428】

nMOSトランジスタ1017は、ソースがグラウンドラインに接続され、ドレインがノードN1に接続され、且つ、ゲートから入力信号INを入力する。

## 【0429】

nMOSトランジスタ1018は、ソースがグラウンドラインに接続され、ドレインがノードN2に接続され、且つ、ゲートがインバータ1020の出力端子に接続されている。

## 【0430】

インバータ1019は、入力端子から制御信号L-SPEEDを入力し、この制御信号L-SPEEDを反転して出力する。

## 【0431】

インバータ1020は、入力端子から入力信号INを入力し、この信号INを反転して出力する。

## 【0432】

この実施の形態では、電源電位は、3ボルトとする。また、入力信号INのハイレベル電位およびインバータ1020の出力のハイレベル電位は、1.5ボルトまたは3ボルトとする。

## 【0433】

以下、図10(A)に示されたレベルシフト回路の動作を説明する。

## 【0434】

まず、入力信号INおよびインバータ1020のハイレベル電位を1.5ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号

L-SPEED はハイレベル（3 ボルト）に設定される。これにより、pMOS トランジスタ 1013 はオフし、pMOS トランジスタ 1015, 1016 はオンする。

#### 【0435】

入力信号 IN がローレベルのとき、インバータ 1020 の出力はハイレベル（1.5 ボルト）に維持される。したがって、nMOS トランジスタ 1017 はオフしており、且つ、nMOS トランジスタ 1018 はオンしている。nMOS トランジスタ 1017 がオンしていることにより、ノード N2 の電位はローレベルに維持される。このため、pMOS トランジスタ 1011 はオンしており、したがって、ノード N1 の電位はハイレベルである。これにより、pMOS トランジスタ 1012 はオフしている。なお、nMOS トランジスタ 1013 がオフしているので、nMOS トランジスタ 1014 のオン／オフは、レベルシフト回路の全体動作に影響しない。

#### 【0436】

次に、入力信号 IN がハイレベル（1.5 ボルト）に変化し、このために、インバータ 1020 の出力はローレベルになる。したがって、nMOS トランジスタ 1017 はオンし、且つ、nMOS トランジスタ 1018 はオフする。このとき、ノード N2 の電位は、0 ボルトに維持される。したがって、pMOS トランジスタ 1011 はオン状態に維持される。その後、ノード N1 の電位が pMOS トランジスタ 1012 のオン／オフしきい値よりも低い値まで低下する。このため、pMOS トランジスタ 1012 がオンし、したがって、ノード N2 の電位がハイレベル（3 ボルト）まで上昇する。これにより、pMOS トランジスタ 1011 はオフするので、ノード N1 の電位はローレベルまで下降する。

#### 【0437】

続いて、入力信号 IN がローレベルに変化し、このために、インバータ 1020 の出力はハイレベルになる。したがって、nMOS トランジスタ 1017 はオフし、且つ、nMOS トランジスタ 1018 はオンする。このとき、ノード N1 の電位はローレベルに維持され、したがって、pMOS トランジスタ 1012 は、オン状態に維持される。その後、ノード N2 の電位が pMOS トランジスタ 1

011のオン/オフしきい値よりも低い値まで低下する。このため、pMOSトランジスタ1011が、オンする。これにより、ノードN1の電位がハイレベルになり、したがって、pMOSトランジスタ1012がオフする。このため、ノードN2の電位は、ローレベルまで低下する。

## 【0438】

このように、制御信号L-SPEED をハイレベルにした場合、pMOSトランジスタ1013, 1014は使用されないので、出力信号OUTの立ち上がり動作は高速化されない。しかし、レベルシフト量を大きくしても、レベルシフト回路を正常に動作させることができる。

## 【0439】

次に、入力信号INおよびインバータ1020のハイレベル電位を3ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEED はローレベルに設定され、したがって、nMOSトランジスタ1013はオンし、pMOSトランジスタ1015, 1016はオフする。

## 【0440】

このレベルシフト回路において、入力信号INがローレベルのとき、インバータ1020の出力はハイレベル（3ボルト）に維持される。したがって、nMOSトランジスタ1018はオンしており、且つ、pMOSトランジスタ1014はオフしている。このため、ノードN2の電位はローレベルに維持される。なお、pMOSトランジスタ1015, 1016がオフしているので、pMOSトランジスタ1011, 1012およびnMOSトランジスタ1017のオン/オフは、レベルシフト回路の全体動作に影響しない。

## 【0441】

次に、入力信号INがハイレベル（3ボルト）に変化し、このために、インバータ1020の出力はローレベルになる。したがって、pMOSトランジスタ1014がオンし且つnMOSトランジスタ1018はオフするので、ノードN2の電位は、ハイレベルになる。すなわち、この実施の形態では、nMOSトランジスタ1018がオフすると同時にpMOSトランジスタ1014がオンするので、ノードN2の電位は高速でハイレベルに変化する。

## 【0442】

続いて、入力信号INがローレベルに変化し、このために、インバータ1020の出力はハイレベルになる。したがって、pMOSトランジスタ1014はオフし、且つ、nMOSトランジスタ1018はオンする。これにより、ノードN2の電位は、ローレベルになる。すなわち、この実施の形態では、pMOSトランジスタ1014がオフすると同時にnMOSトランジスタ1018がオンするので、ノードN2の電位は高速でローレベルに変化する。

## 【0443】

このように、制御信号L-SPEED をローレベルにした場合、レベルシフト量をあまり大きくすることはできないものの、ノードN2の立ち上がりおよび立ち下がり的高速化することができる。

## 【0444】

続いて、この実施の形態に係るレベルシフト回路の変形例について、図10（B）を用いて説明する。

## 【0445】

図10（B）のレベルシフト回路は、pMOSトランジスタ1021～1026と、nMOSトランジスタ1027、1028と、インバータ1029、1030とを備えている。

## 【0446】

pMOSトランジスタ1021は、ゲートがノードN2に接続されている。

## 【0447】

pMOSトランジスタ1022は、ソースが電源ラインに接続され、且つ、ゲートがノードN1に接続されている。

## 【0448】

pMOSトランジスタ1023は、ソースがpMOSトランジスタ1021のドレインに接続され、ドレインがノードN1に接続され、且つ、ゲートから入力信号INを入力する。このpMOSトランジスタ1023は、ゲート電位が0ボルトのとき強くオンし、ゲート電位が1.5ボルトのとき弱くオンし、ゲート電位が3ボルトのときオフする。



## 【0449】

pMOSトランジスタ1024は、ソースがpMOSトランジスタ1022のドレインに接続され、ドレインがノードN2に接続され、且つ、ソースがインバータ1028の出力端子に接続されている。このpMOSトランジスタ1024は、ゲート電位が0ボルトのとき強くオンし、ゲート電位が1.5ボルトのとき弱くオンし、ゲート電位が3ボルトのときオフする。

## 【0450】

pMOSトランジスタ1025は、ソースが電源ラインに接続され、ドレインがpMOSトランジスタ1024のソースに接続され、ゲートから制御信号L-SPEEDを入力する。

## 【0451】

pMOSトランジスタ1026は、ソースが電源ラインに接続され、ドレインがpMOSトランジスタ1012のソースに接続され、且つ、ゲートがインバータ1029の出力端子に接続される。

## 【0452】

nMOSトランジスタ1027は、ソースがグラウンドラインに接続され、ドレインがノードN1に接続され、且つ、ゲートから入力信号INを入力する。

## 【0453】

nMOSトランジスタ1027は、ソースがグラウンドラインに接続され、ドレインがノードN2に接続され、且つ、ゲートがインバータ1030の出力端子に接続されている。

## 【0454】

インバータ1029は、入力端子から制御信号L-SPEEDを入力し、この信号L-SPEEDを反転して出力する。

## 【0455】

インバータ1030は、入力端子から入力信号INを入力し、この信号INを反転して出力する。

## 【0456】

なお、図10(B)のレベルシフト回路において、図10(A)のレベルシフ

ト回路と同様、pMOSトランジスタ1025のドレインとノードN2との間に別のpMOSトランジスタを設け、このpMOSトランジスタのゲートをインバータ1030の出力端子に接続することとしてもよい。加えて、pMOSトランジスタ1022と電源ラインとの間に別のpMOSトランジスタを設け、このpMOSトランジスタのゲートをインバータ1029の出力端子に接続することとしてもよい。これらのトランジスタを追加した場合も、レベルシフト回路の動作は、図10(B)の回路の動作(後述)とほぼ同様である。但し、図10(B)に示したレベルシフト回路の方が、トランジスタ数が少なくなる。

## 【0457】

図10(B)のレベルシフト回路でも、電源電位は、3ボルトとする。したがって、出力信号OUTのハイレベル電位は、3ボルトである。また、入力信号INのハイレベル電位およびインバータ1028の出力のハイレベル電位は、1.5ボルトまたは3ボルトとする。

## 【0458】

まず、入力信号INおよびインバータ1028のハイレベル電位を1.5ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEEDはハイレベルに設定される。これにより、pMOSトランジスタ1025はオフし、pMOSトランジスタ1026はオンする。

## 【0459】

入力信号INがローレベルのとき、インバータ1030の出力は、ハイレベル(1.5ボルト)になる。このため、nMOSトランジスタ1027はオフしており、且つ、nMOSトランジスタ1028はオンしている。また、pMOSトランジスタ1023は強くオンし、pMOSトランジスタ1024は弱くオンしている。さらに、nMOSトランジスタ1028がオンしているため、ノードN2の電位はローレベルである。このため、pMOSトランジスタ1021はオンしており、したがって、ノードN1の電位はハイレベルである。これにより、pMOSトランジスタ1022はオフしている。

## 【0460】

次に、入力信号INがハイレベル(1.5ボルト)に変化し、このために、イ

ンバータ1030の出力はローレベルになる。したがって、nMOSトランジスタ1027はオンし、nMOSトランジスタ1028はオフし、pMOSトランジスタ1023は弱くオンし、且つ、pMOSトランジスタ1024は強くオンする。その後、ノードN1の電位がpMOSトランジスタ1022のオン/オフしきい値よりも低い値まで低下すると、pMOSトランジスタ1022がオンする。これにより、ノードN2の電位が、ハイレベル（3ボルト）まで上昇する。なお、pMOSトランジスタ1025は、オフしているので、レベルシフト回路の全体動作に影響しない。

## 【0461】

続いて、入力信号INがローレベルに変化し、このために、インバータ1030の出力はハイレベルになる。したがって、nMOSトランジスタ1027はオフし、nMOSトランジスタ1028はオンし、pMOSトランジスタ1023は強くオンし、且つ、pMOSトランジスタ1024は弱くオンする。その後、ノードN2の電位が、pMOSトランジスタ1021のオン/オフしきい値よりも低い値まで低下する。これにより、pMOSトランジスタ1021はオンする。したがって、ノードN1の電位がハイレベルになり、このため、pMOSトランジスタ1022がオフする。これにより、ノードN2の電位は、ローレベルまで低下する。

## 【0462】

このように、制御信号L-SPEED をハイレベルにした場合、pMOSトランジスタ1025は使用されないので、出力信号OUTの立ち上がり動作は高速化されない。しかし、レベルシフト量を大きくしてもレベルシフト回路を正常に動作させることができる。

## 【0463】

次に、入力信号INおよびインバータ1027のハイレベル電位を3ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEED はローレベルに設定され、したがって、pMOSトランジスタ1025はオンし、pMOSトランジスタ1026はオフする。

## 【0464】

入力信号 IN がローレベルのとき、インバータ 1 0 2 8 の出力は、ハイレベル（3 ボルト）になる。これにより、nMOS トランジスタ 1 0 2 8 はオンしており、且つ、pMOS トランジスタ 1 0 2 4 はオフしている。したがって、ノード N 2 の電位はローレベルである。なお、nMOS トランジスタ 1 0 2 7 はオフし、且つ、pMOS トランジスタ 1 0 2 6 がオフしているので、ノード N 1 の電位は不定である。したがって、pMOS トランジスタ 1 0 2 2 のオン／オフも、不定である。

## 【 0 4 6 5 】

次に、入力信号 IN がハイレベル（3 ボルト）に変化し、このために、インバータ 1 0 3 0 の出力はローレベルになる。したがって、nMOS トランジスタ 1 0 2 7 はオンし、nMOS トランジスタ 1 0 2 8 がオフし、pMOS トランジスタ 1 0 2 4 は強くオンし、且つ、pMOS トランジスタ 1 0 2 5 はオンする。nMOS トランジスタ 1 0 2 8 がオフし且つ pMOS トランジスタ 1 0 2 5 がオンするので、ノード N 2 の電位は、ハイレベルになる。また、nMOS トランジスタ 1 0 2 7 がオンするので、ノード N 1 はローレベルになる。したがって、pMOS トランジスタ 1 0 2 2 はオンする。この実施の形態では、nMOS トランジスタ 1 0 2 8 がオフすると同時に pMOS トランジスタ 1 0 2 4 がオンするので、ノード N 2 の電位は高速でハイレベルに変化する。

## 【 0 4 6 6 】

続いて、入力信号 IN がローレベルに変化し、このために、インバータ 1 0 3 0 の出力はハイレベルになる。したがって、nMOS トランジスタ 1 0 2 7 はオフし、nMOS トランジスタ 1 0 2 8 がオンし、pMOS トランジスタ 1 0 2 4 はオフし、且つ、pMOS トランジスタ 1 0 2 5 はオフする。nMOS トランジスタ 1 0 2 8 がオンし且つ pMOS トランジスタ 1 0 2 5 がオフするので、ノード N 2 の電位は、ローレベルになる。また、nMOS トランジスタ 1 0 2 7 がオフしてもノード N 1 はローレベルに維持されるので、pMOS トランジスタ 1 0 2 2 はオフのままである。この実施の形態では、nMOS トランジスタ 1 0 2 8 がオンすると同時に pMOS トランジスタ 1 0 2 4 がオフするので、ノード N 2 の電位は高速でローレベルに変化する。

## 【0467】

このように、制御信号L-SPEED をローレベルにした場合、レベルシフト量をあまり大きくすることはできないものの、出力信号OUTの立ち上がりおよび立ち下がり的高速化することができる。

## 【0468】

第11の実施の形態

図11(A)は、この実施の形態に係るレベルシフト回路の要部構成を示す回路図である。図11(A)に示されたように、このレベルシフト回路は、pMOSトランジスタ1111～1115と、nMOSトランジスタ1116、1117と、インバータ1119とを備えている。

## 【0469】

pMOSトランジスタ1111は、ソースが電源ラインに接続され、ドレインがノードN1に接続され、且つ、ゲートがノードN2に接続されている。

## 【0470】

pMOSトランジスタ1112は、ソースが電源ラインに接続され、ドレインがノードN2に接続され、且つ、ゲートがノードN1に接続されている。

## 【0471】

pMOSトランジスタ1113は、ソースが電源ラインに接続され、ゲートから制御信号L-SPEED を入力する。

## 【0472】

pMOSトランジスタ1114は、ソースがpMOSトランジスタ1113のドレインに接続され、ドレインがノードN2に接続され、且つ、ゲートがインバータ1119の出力端子に接続されている。

## 【0473】

pMOSトランジスタ1115は、ソースが電源ラインに接続され、ドレインがノードN1に接続され、且つ、ゲートから制御信号L-SPEED を入力する。

## 【0474】

nMOSトランジスタ1116は、ソースがグランドラインに接続され、且つ、ゲートから入力信号INを入力する。

## 【0475】

nMOSトランジスタ1117は、ソースがグラウンドラインに接続され、ドレインがノードN2に接続され、且つ、ゲートがインバータ1119の出力端子に接続されている。

## 【0476】

nMOSトランジスタ118は、ソースがnMOSトランジスタ116のドレインに接続され、ドレインがノードN1に接続され、且つ、ゲートから制御信号L-SPEEDを入力する。

## 【0477】

インバータ1119は、入力端子から制御信号L-SPEEDを入力し、この制御信号L-SPEEDを反転して出力する。

## 【0478】

この実施の形態では、電源電位は、3ボルトとする。したがって、出力信号OUTのハイレベル電位すなわちノードN2のハイレベル電位は、3ボルトである。また、入力信号INのハイレベル電位およびインバータ1119の出力のハイレベル電位は、1.5ボルトまたは3ボルトとする。

## 【0479】

以下、図11(A)に示されたレベルシフト回路の動作を説明する。

## 【0480】

まず、入力信号INおよびインバータ1119のハイレベル電位を1.5ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号L-SPEEDはハイレベル(3ボルト)に設定される。これにより、pMOSトランジスタ1113, 1115はオフし、pMOSトランジスタ1118はオンする。

## 【0481】

入力信号INがローレベルのとき、インバータ1119の出力はハイレベル(1.5ボルト)に維持される。したがって、nMOSトランジスタ1116はオフしており、且つ、nMOSトランジスタ1117はオンしている。nMOSトランジスタ1117がオンしていることにより、ノードN2の電位はローレベル

に維持される。このため、pMOSトランジスタ1111はオンしており、したがって、ノードN1の電位はハイレベルである。このため、pMOSトランジスタ1112はオフしている。なお、nMOSトランジスタ1113がオフしているので、nMOSトランジスタ1114のオン／オフは、レベルシフト回路の全体動作に影響しない。

## 【0482】

次に、入力信号INがハイレベル（1.5ボルト）に変化し、このために、インバータ1119の出力はローレベルになる。したがって、nMOSトランジスタ1116はオンし、且つ、nMOSトランジスタ1117はオフする。このとき、ノードN2の電位は、0ボルトに維持される。したがって、pMOSトランジスタ1111はオン状態に維持される。その後、ノードN1の電位が、pMOSトランジスタ1112のオン／オフしきい値よりも低い値まで低下する。このため、pMOSトランジスタ1112がオンし、したがって、ノードN2の電位がハイレベル（3ボルト）まで上昇する。これにより、pMOSトランジスタ1111はオフするので、ノードN1の電位はローレベルまで下降する。

## 【0483】

続いて、入力信号INがローレベルに変化し、このために、インバータ1119の出力はハイレベルになる。したがって、nMOSトランジスタ1116はオフし、且つ、nMOSトランジスタ1117はオンする。このとき、ノードN1の電位はローレベルに維持され、したがって、pMOSトランジスタ1112は、オン状態に維持される。その後、ノードN2の電位が、pMOSトランジスタ1111のオン／オフしきい値よりも低い値まで低下する。このため、pMOSトランジスタ1111が、オンする。これにより、ノードN1の電位がハイレベルになり、したがって、pMOSトランジスタ1112がオフする。このため、ノードN2の電位は、ローレベルまで低下する。

## 【0484】

このように、制御信号L-SPEEDをハイレベルにした場合、pMOSトランジスタ1113、1114、1115は使用されないもので、出力信号OUTの動作は高速化されない。しかし、レベルシフト量を大きくしても、レベルシフト回路を

ので、ノードN2の電位は高速でローレベルに変化する。

## 【0489】

このように、制御信号L-SPEED をローレベルにした場合、レベルシフト量をあまり大きくすることはできないものの、ノードN2の立ち上がりおよび立ち下がり的高速化することができる。

## 【0490】

続いて、この実施の形態に係るレベルシフト回路の変形例について、図11 (B) を用いて説明する。

## 【0491】

図11 (B) のレベルシフト回路は、pMOSトランジスタ1121～1126と、nMOSトランジスタ1127～1129と、インバータ1130とを備えている。

## 【0492】

pMOSトランジスタ1121は、ソースが電源ラインに接続され、且つ、ゲートがノードN2に接続されている。

## 【0493】

pMOSトランジスタ1122は、ソースが電源ラインに接続され、且つ、ゲートがノードN1に接続されている。

## 【0494】

pMOSトランジスタ1123は、ソースがpMOSトランジスタ1121のドレインに接続され、ドレインがノードN1に接続され、且つ、ゲートから入力信号INを入力する。このpMOSトランジスタ1123は、ゲート電位が0ボルトのとき強くオンし、ゲート電位が1.5ボルトのとき弱くオンし、ゲート電位が3ボルトのときオフする。

## 【0495】

pMOSトランジスタ1124は、ソースがpMOSトランジスタ1122のドレインに接続され、ドレインがノードN2に接続され、且つ、ソースがインバータ1130の出力端子に接続されている。このpMOSトランジスタ1124は、ゲート電位が0ボルトのとき強くオンし、ゲート電位が1.5ボルトのとき



弱くオンし、ゲート電位が3ボルトのときオフする。

【0496】

pMOSトランジスタ1125は、ソースが電源ラインに接続され、ドレインがpMOSトランジスタ1124のソースに接続され、ゲートから制御信号L-SP EEDを入力する。

【0497】

pMOSトランジスタ1126は、ソースが電源ラインに接続され、ドレインがノードN1に接続され、且つ、ゲートがインバータ1130の出力端子に接続される。

【0498】

nMOSトランジスタ1127は、ソースがグランドラインに接続され、且つ、ゲートから入力信号INを入力する。

【0499】

nMOSトランジスタ1128は、ソースがグランドラインに接続され、ドレインがノードN2に接続され、且つ、ゲートがインバータ1130の出力端子に接続されている。

【0500】

nMOSトランジスタ1129は、ソースがnMOSトランジスタ1127のドレインに接続され、ドレインがノードN1に接続され、且つ、ゲートから制御信号L-SPEEDを入力する。

【0501】

インバータ1130は、入力端子から入力信号INを入力し、この信号INを反転して出力する。

【0502】

なお、図11(B)のレベルシフト回路においては、図11(A)のレベルシフト回路と同様、pMOSトランジスタ1125のドレインとノードN2との間に別のpMOSトランジスタを設け、このpMOSトランジスタのゲートをインバータ1130の出力端子に接続することとしてもよい。このようなトランジスタを追加した場合も、レベルシフト回路の動作は、図11(B)の回路の動作(

後述) とほぼ同様である。但し、図 1 1 (B) に示したレベルシフト回路の方が、トランジスタ数が少なくなる。

## 【0 5 0 3】

図 1 1 (B) のレベルシフト回路でも、電源電位は、3 ボルトとする。また、入力信号 IN のハイレベル電位およびインバータ 1 1 3 0 の出力のハイレベル電位は、1. 5 ボルトまたは 3 ボルトとする。

## 【0 5 0 4】

まず、入力信号 IN およびインバータ 1 1 3 0 のハイレベル電位を 1. 5 ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号 L-SPEED はハイレベルに設定される。これにより、pMOS トランジスタ 1 1 2 5, 1 1 2 6 はオフし、nMOS トランジスタ 1 1 2 9 はオンする。

## 【0 5 0 5】

入力信号 IN がローレベルのとき、インバータ 1 1 3 0 の出力はハイレベル (1. 5 ボルト) になる。このため、nMOS トランジスタ 1 1 2 7 はオフしており、且つ、nMOS トランジスタ 1 1 2 8 はオンしている。また、pMOS トランジスタ 1 1 2 3 は強くオンし、pMOS トランジスタ 1 1 2 4 は弱くオンしている。さらに、nMOS トランジスタ 1 1 2 8 がオンしており、したがって、ノード N 2 の電位はローレベルである。これにより、pMOS トランジスタ 1 2 1 はオンしており、したがって、ノード N 1 の電位はハイレベルである。このため、pMOS トランジスタ 1 1 2 2 はオフしている。

## 【0 5 0 6】

次に、入力信号 IN がハイレベル (1. 5 ボルト) に変化し、このために、インバータ 1 1 3 0 の出力はローレベルになる。したがって、nMOS トランジスタ 1 1 2 7 はオンし、nMOS トランジスタ 1 1 2 8 はオフし、pMOS トランジスタ 1 1 2 3 は弱くオンし、且つ、pMOS トランジスタ 1 1 2 4 は強くオンする。その後、ノード N 1 の電位が pMOS トランジスタ 1 1 2 2 のオン/オフしきい値よりも低い値まで低下すると、pMOS トランジスタ 1 1 2 2 がオンする。これにより、ノード N 2 の電位が、ハイレベル (3 ボルト) まで上昇する。

## 【0 5 0 7】

続いて、入力信号 IN がローレベルに変化し、このために、インバータ 1 1 3 0 の出力はハイレベルになる。したがって、nMOS トランジスタ 1 1 2 7 はオフし、nMOS トランジスタ 1 1 2 8 はオンし、pMOS トランジスタ 1 1 2 3 は強くオンし、且つ、pMOS トランジスタ 1 1 2 4 は弱くオンする。その後、ノード N 2 の電位が、pMOS トランジスタ 1 1 2 1 のオン／オフしきい値よりも低い値まで低下する。これにより、pMOS トランジスタ 1 1 2 1 はオンする。したがって、ノード N 1 の電位がハイレベルになり、このため、pMOS トランジスタ 1 1 2 2 がオフする。これにより、ノード N 2 の電位は、ローレベルまで低下する。

## 【 0 5 0 8 】

このように、制御信号 L-SPEED をハイレベルにした場合、pMOS トランジスタ 1 1 2 5 は使用されないので、出力信号 OUT の立ち上がり動作は高速化されない。しかし、レベルシフト量を大きくしてもレベルシフト回路を正常に動作させることができる。

## 【 0 5 0 9 】

次に、入力信号 IN およびインバータ 1 1 2 7 のハイレベル電位を 3 ボルトとしたときの、このレベルシフト回路の動作を説明する。この場合、制御信号 L-SPEED はローレベルに設定され、したがって、pMOS トランジスタ 1 1 2 5, 1 1 2 6 はオンし、nMOS トランジスタ 1 1 2 9 はオフする。

## 【 0 5 1 0 】

入力信号 IN がローレベルのとき、インバータ 1 1 3 0 の出力はハイレベル（3 ボルト）になる。これにより、nMOS トランジスタ 1 1 2 8 はオンしており、且つ、pMOS トランジスタ 1 1 2 4 はオフしている。したがって、ノード N 2 の電位はローレベルである。なお、nMOS トランジスタ 1 1 2 9 がオフしているので、nMOS トランジスタ 1 1 2 7 のオン／オフは、レベルシフト回路の全体動作に影響しない。また、pMOS トランジスタ 1 1 2 6 がオン状態に固定されているのでノード N 1 の電位はハイレベルに固定され、したがって pMOS トランジスタ 1 1 2 2 はオフ状態に固定される。このため、pMOS トランジスタ 1 1 2 1, 1 1 2 3 のオン／オフも、レベルシフト回路の全体動作に影響しな

い。

#### 【0511】

次に、入力信号INがハイレベルに変化し、このために、インバータ1130の出力はローレベルになる。したがって、nMOSトランジスタ1128はオフし、且つ、pMOSトランジスタ1124は強くオンする。これにより、ノードN2の電位は、ハイレベルになる。この実施の形態では、nMOSトランジスタ1128がオフすると同時にpMOSトランジスタ1124がオンするので、ノードN2の電位は高速でハイレベルに変化する。

#### 【0512】

続いて、入力信号INがローレベルに変化し、このために、インバータ1130の出力はハイレベルになる。したがって、nMOSトランジスタ1128がオンし、且つ、pMOSトランジスタ1124はオフする。これにより、ノードN2の電位は、ローレベルになる。この実施の形態では、nMOSトランジスタ1128がオンすると同時にpMOSトランジスタ1124がオフするので、ノードN2の電位は高速でローレベルに変化する。

#### 【0513】

このように、制御信号L-SPEED をローレベルにした場合、レベルシフト量をあまり大きくすることはできないものの、出力信号OUTの立ち上がりおよび立ち下がり的高速化することができる。

#### 【0514】

#### 【発明の効果】

以上詳細に説明したように、この発明によれば、第1ノードまたは第2ノードの流入電流と放出電流との比を、制御信号によって切り換えることができる。これにより、この比が高く設定されたときは動作速度を早くすることができ、この比が低く設定されたときは電圧シフト量を大きくすることができる。

#### 【図面の簡単な説明】

#### 【図1】

(A)，(B)ともに、第1の実施の形態に係るレベルシフト回路の構成を示す回路図である。

【図 2】

(A) , (B) とともに、第 2 の実施の形態に係るレベルシフト回路の構成を示す回路図である。

【図 3】

(A) , (B) とともに、第 3 の実施の形態に係るレベルシフト回路の構成を示す回路図である。

【図 4】

(A) , (B) とともに、第 4 の実施の形態に係るレベルシフト回路の構成を示す回路図である。

【図 5】

(A) , (B) とともに、第 5 の実施の形態に係るレベルシフト回路の構成を示す回路図である。

【図 6】

(A) , (B) とともに、第 6 の実施の形態に係るレベルシフト回路の構成を示す回路図である。

【図 7】

(A) , (B) とともに、第 7 の実施の形態に係るレベルシフト回路の構成を示す回路図である。

【図 8】

(A) , (B) とともに、第 8 の実施の形態に係るレベルシフト回路の構成を示す回路図である。

【図 9】

(A) , (B) とともに、第 9 の実施の形態に係るレベルシフト回路の構成を示す回路図である。

【図 1 0】

(A) , (B) とともに、第 1 0 の実施の形態に係るレベルシフト回路の構成を示す回路図である。

【図 1 1】

(A) , (B) とともに、第 1 1 の実施の形態に係るレベルシフト回路の構成を

示す回路図である。

【図 1 2】

(A) , (B) とともに、従来のレベルシフト回路の構成を示す回路図である。

【符号の説明】

1 1 1 , 1 1 2    pMOS トランジスタ

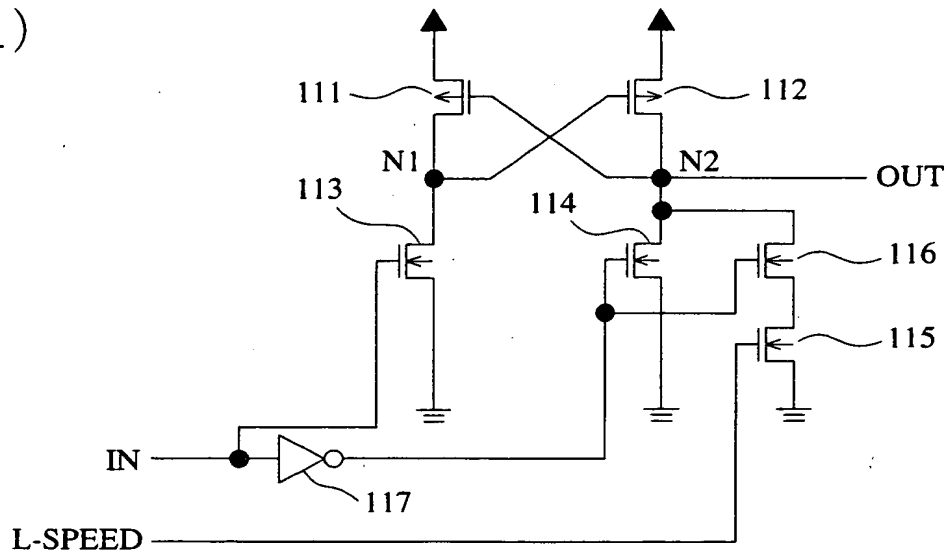
1 1 3 , 1 1 4 , 1 1 5 , 1 1 6    nMOS トランジスタ

1 1 7    インバータ

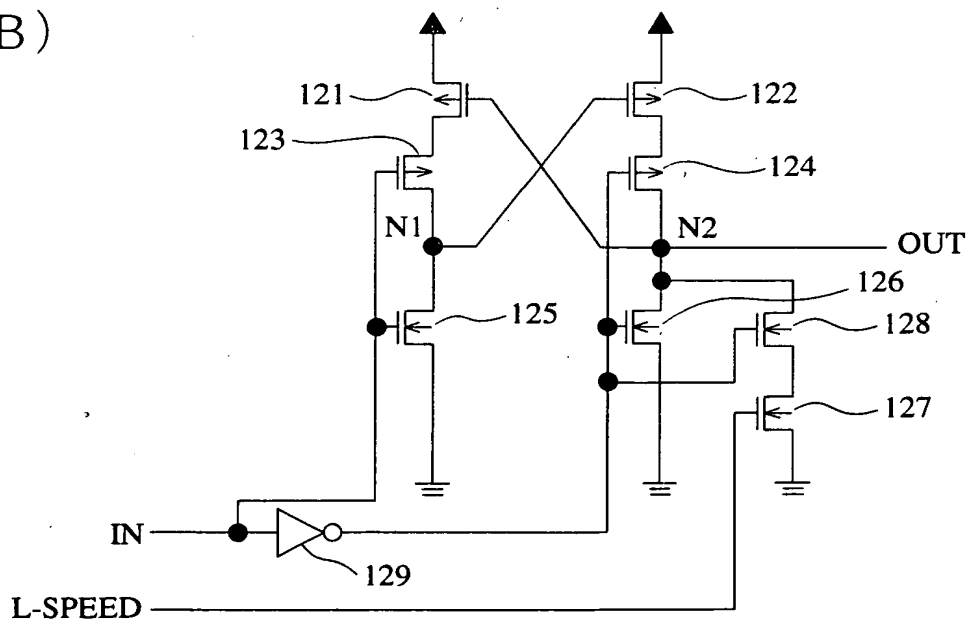
【書類名】 図面

【図 1】

(A)



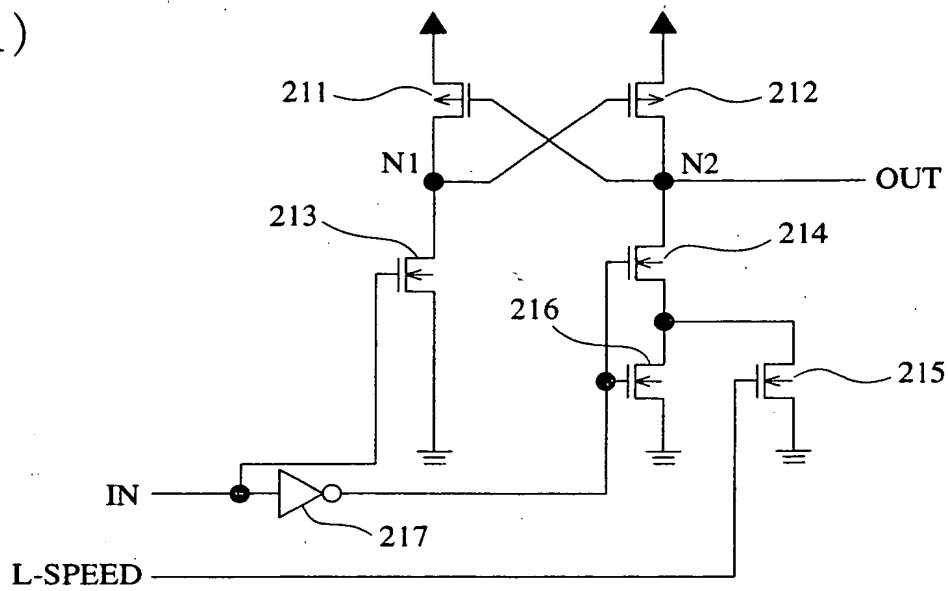
(B)



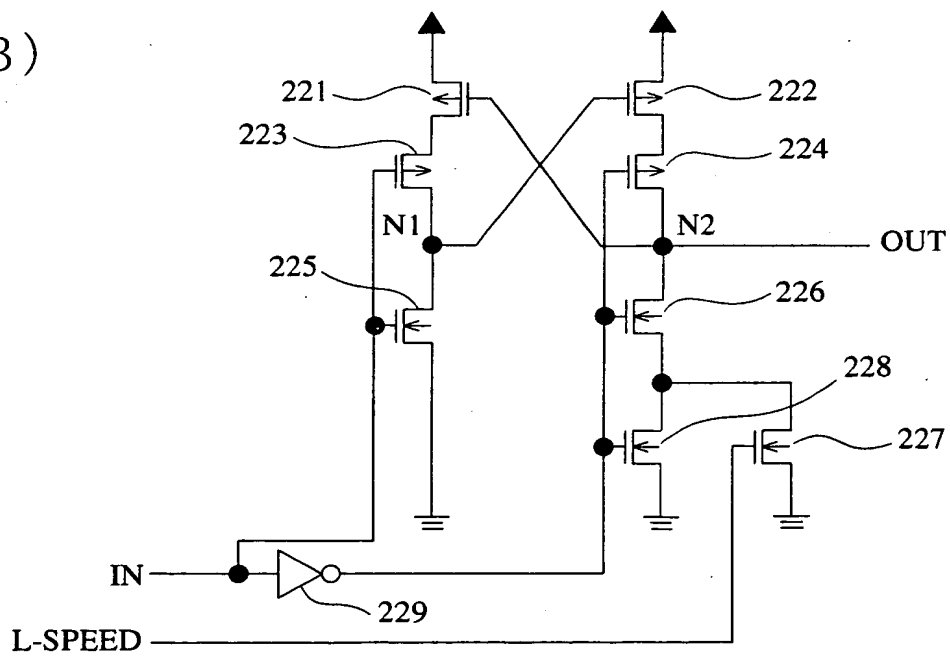
第 1 の実施の形態

【図 2】

(A)



(B)



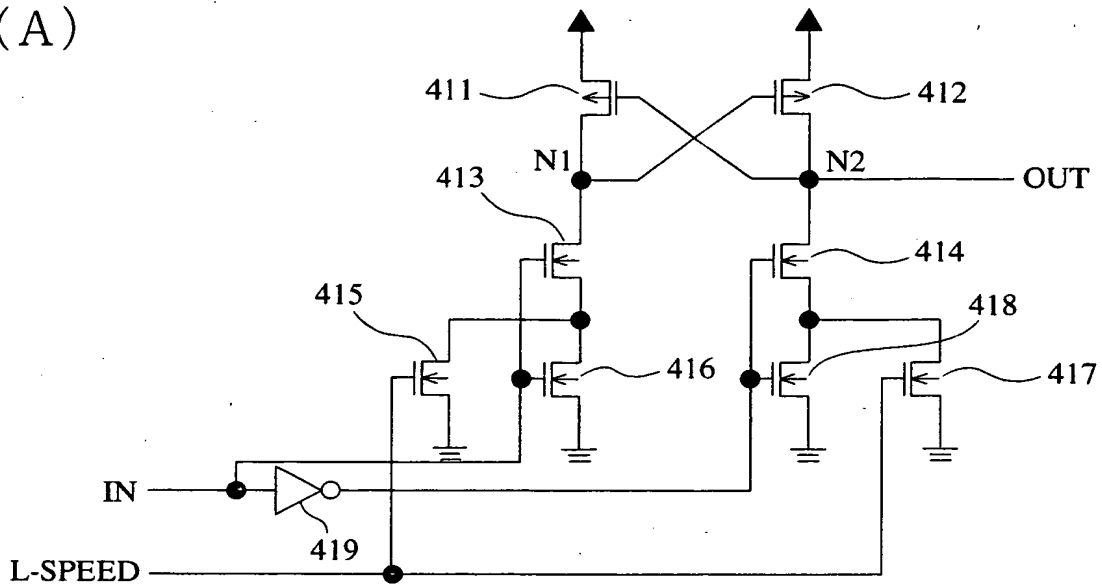
第 2 の実施の形態



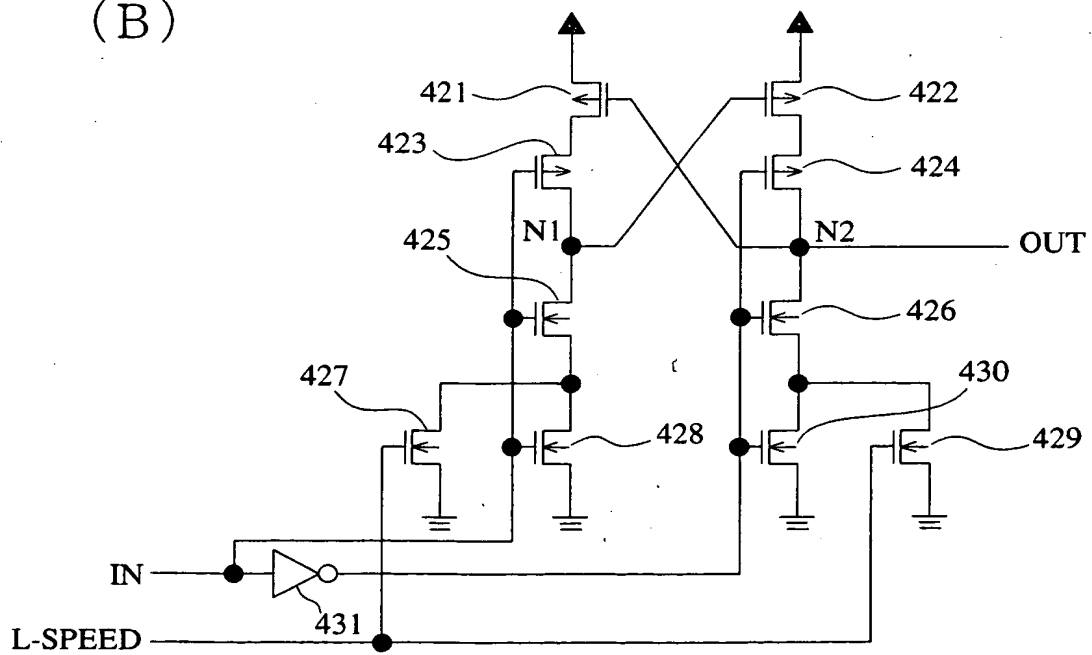


【図 4】

(A)



(B)

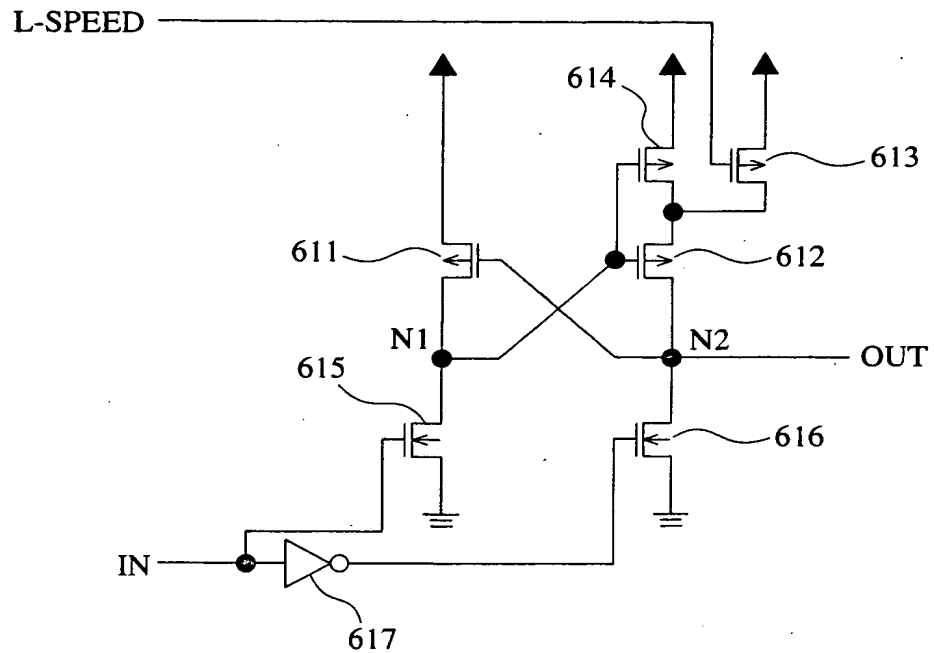


第 4 の実施の形態

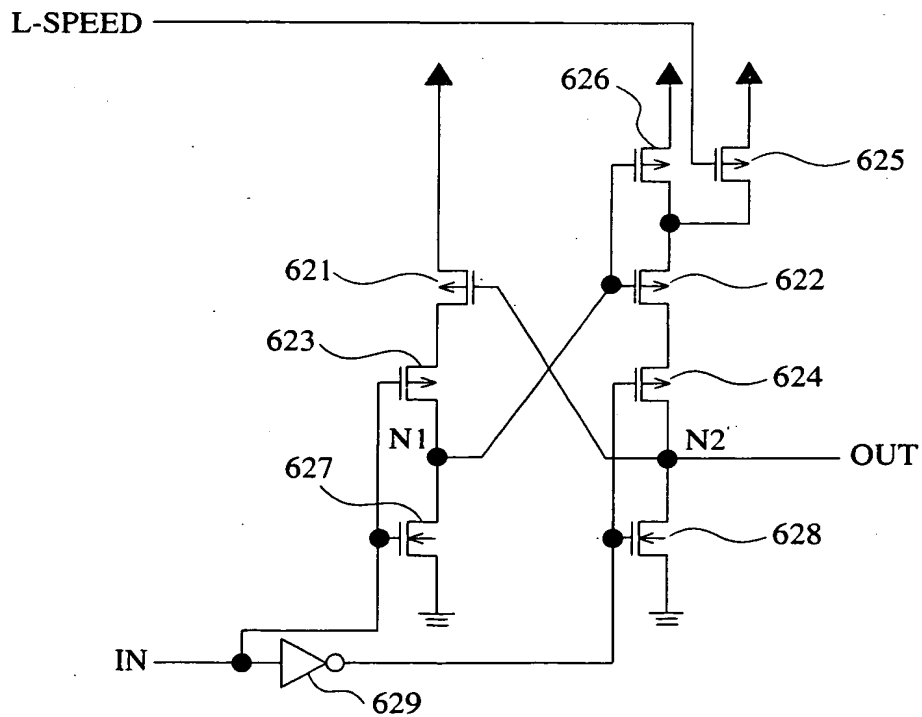


【図 6】

(A)



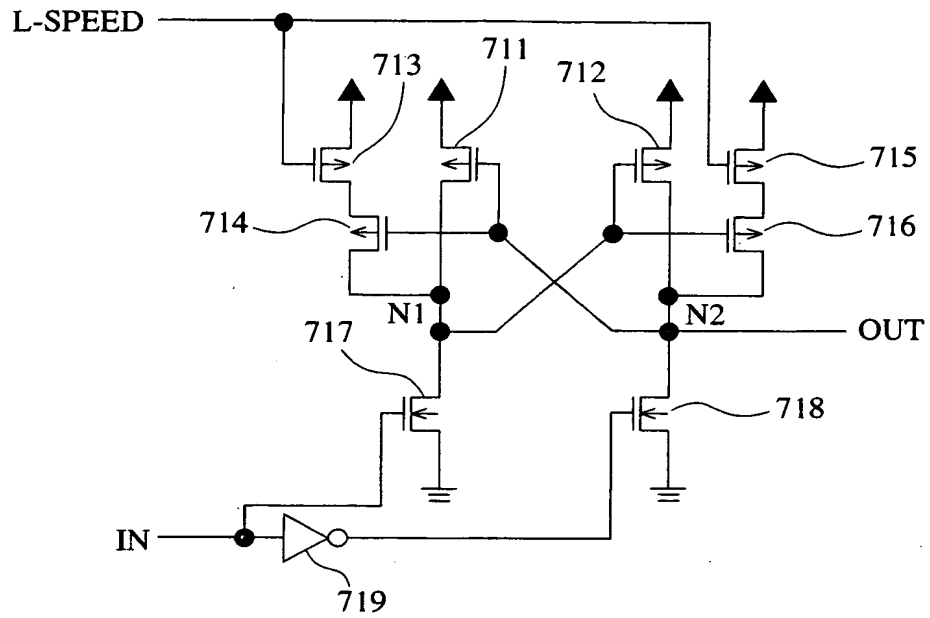
(B)



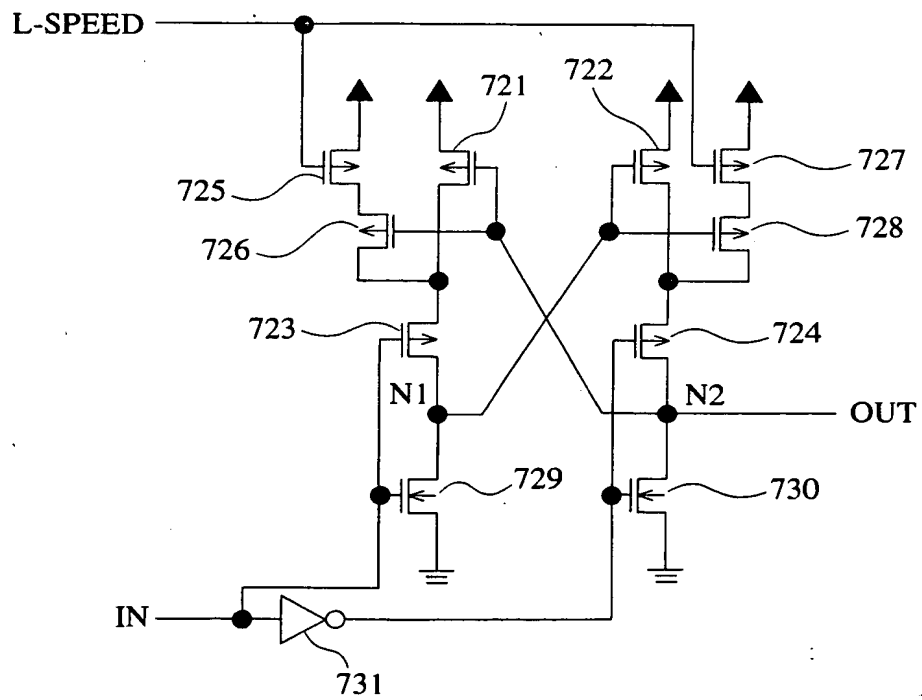
第 6 の実施の形態

【図 7】

(A)



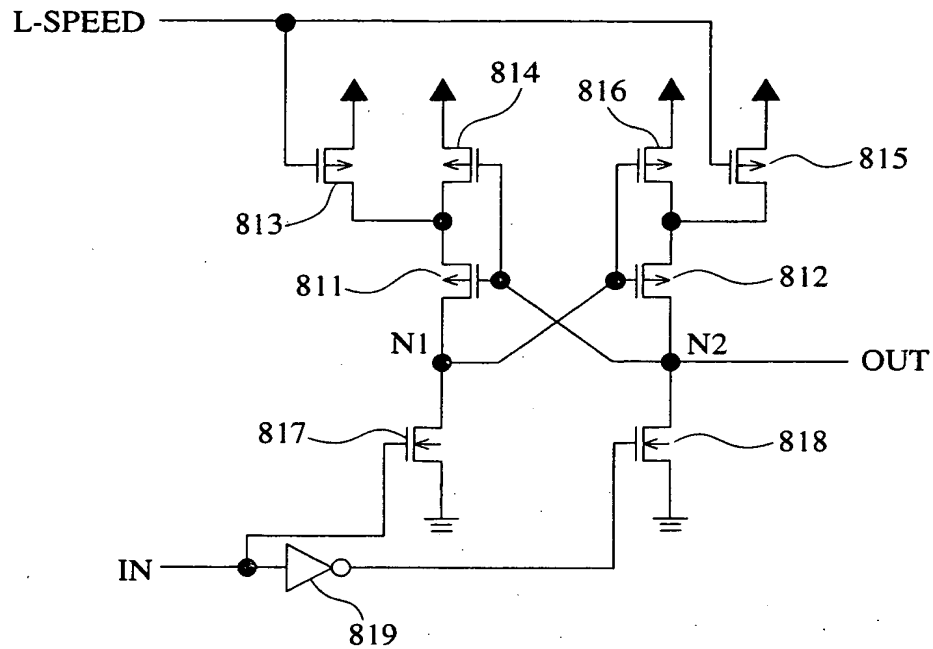
(B)



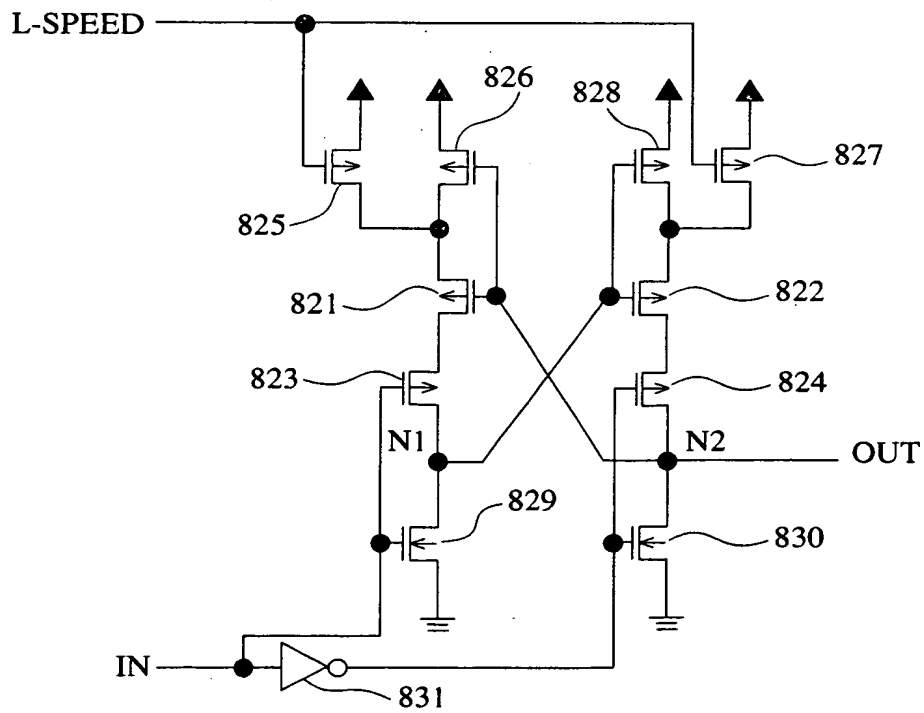
第 7 の実施の形態

【図 8】

(A)



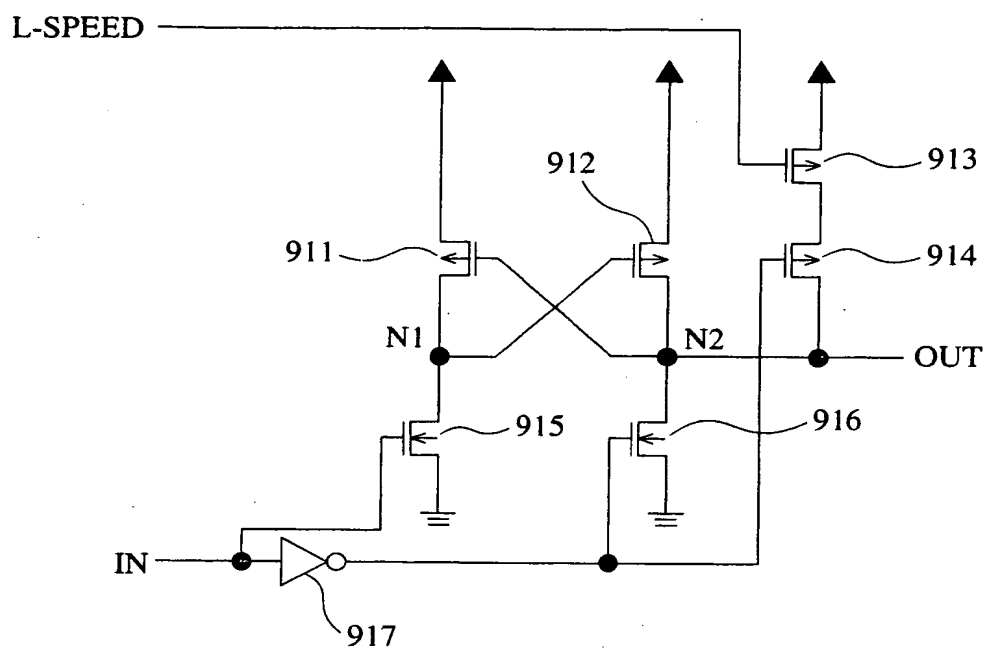
(B)



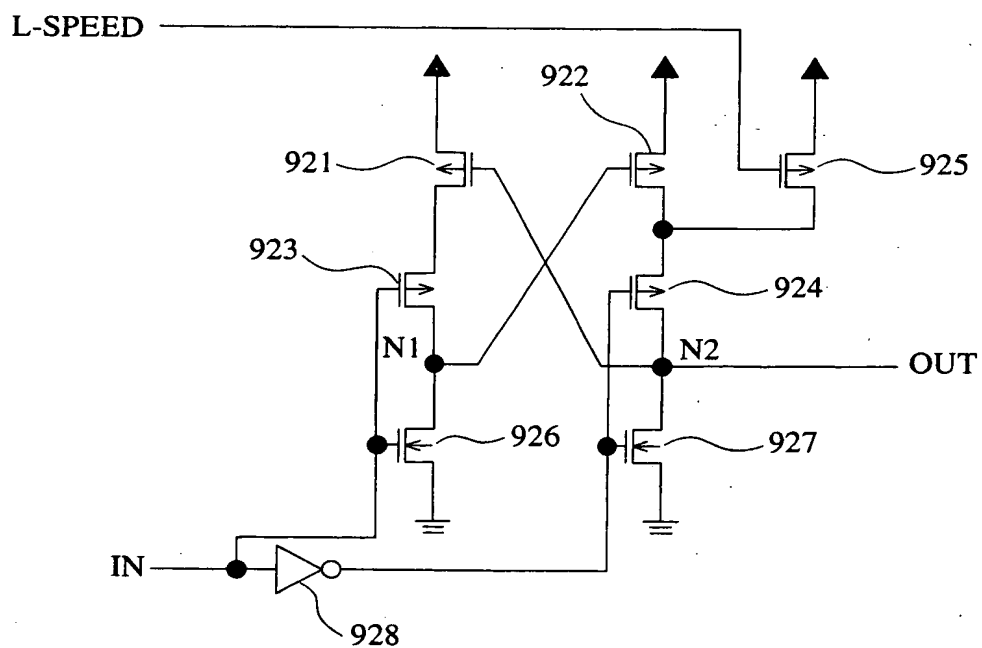
第 8 の実施の形態

【図 9】

(A)



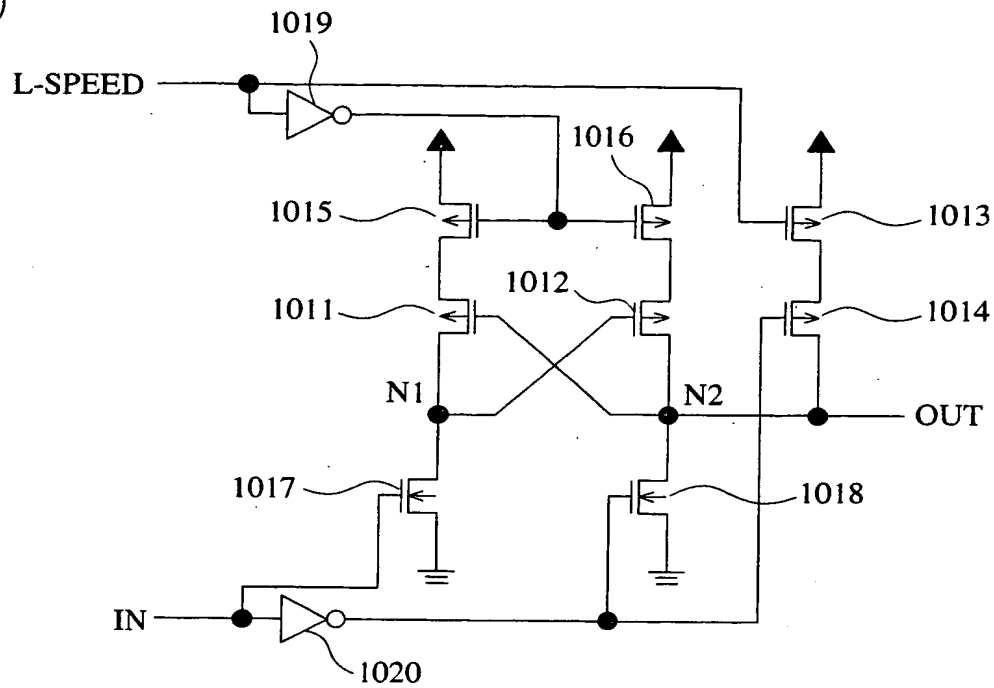
(B)



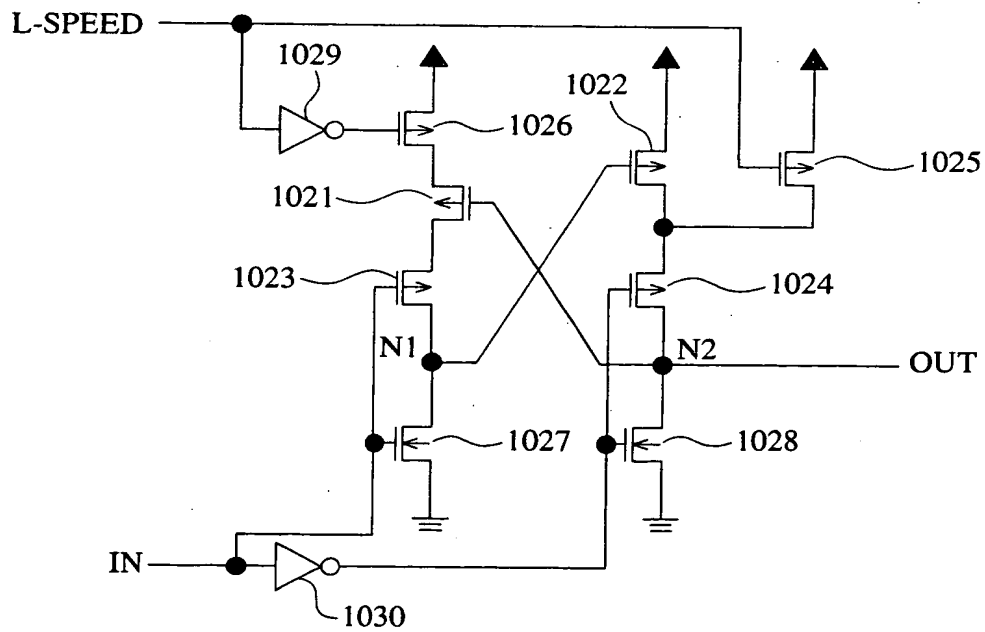
## 第 9 の実施の形態

【図 1 0】

(A)



(B)



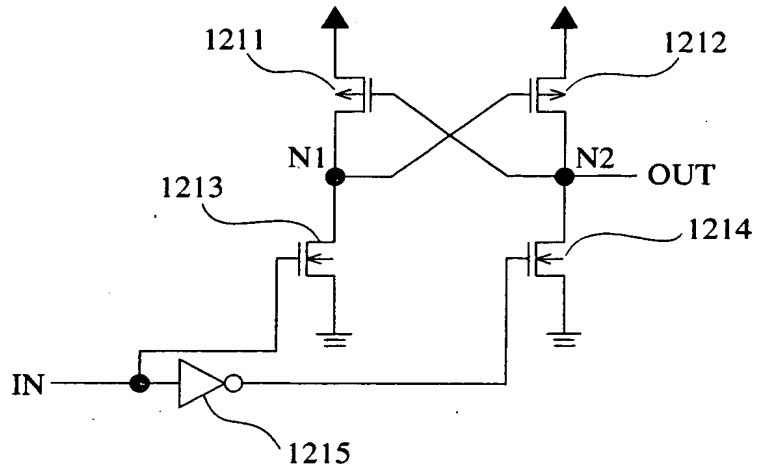
第 1 0 の実施の形態



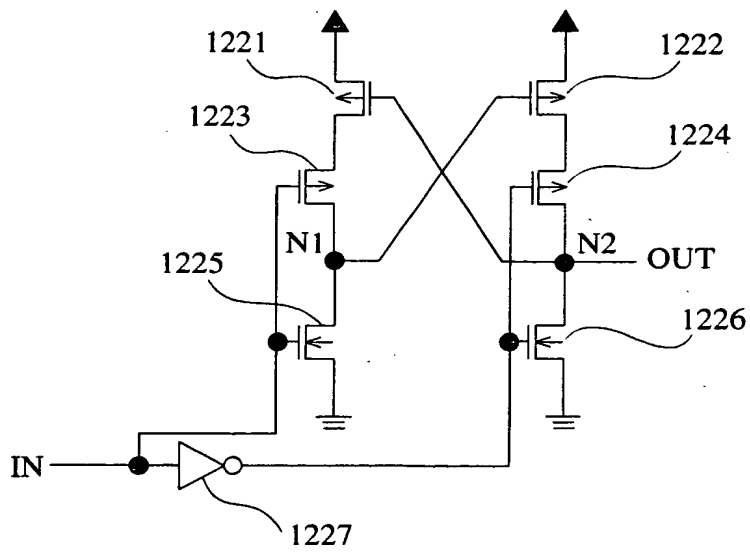


【図 1 2】

(A)



(B)



従来の技術

【書類名】 要約書

【要約】

【課題】 電圧シフト量が大きく、動作速度が速く、且つ、消費電力が小さいレベルシフト回路を提供する。

【解決手段】 pMOSトランジスタ111, 112と、nMOSトランジスタ113, 114と、インバータ117とからなるレベルシフト回路において、ノードN2とグラウンドラインとの間に、nMOSトランジスタ115, 116を追加する。制御信号L-SPEED がローレベルのときは、トランジスタ111～114とインバータ117とからなるレベルシフト回路として動作するので、電圧シフト量が大きく且つ消費電力が少ない。制御信号L-SPEED がハイレベルのときは、nMOSトランジスタ115, 116がnMOSトランジスタ114と並列に設けられたことになるので、出力信号OUTの立ち下がり速度が速くなる。

【選択図】 図1

特 2 0 0 1 - 1 5 3 6 6 6

認定・付加情報

特許出願の番号	特願 2 0 0 1 - 1 5 3 6 6 6
受付番号	5 0 1 0 0 7 3 9 7 9 4
書類名	特許願
担当官	第八担当上席 0 0 9 7
作成日	平成 1 3 年 5 月 2 4 日

< 認定情報・付加情報 >

【提出日】 平成 1 3 年 5 月 2 3 日

次頁無

出 願 人 履 歴 情 報

識別番号

[000000295]

1. 変更年月日

1990年 8月22日

[変更理由]

新規登録

住 所

東京都港区虎ノ門1丁目7番12号

氏 名

沖電気工業株式会社

出 願 人 履 歴 情 報

識別番号 [591049893]

1. 変更年月日 1999年 6月17日  
[変更理由] 名称変更  
住 所 宮崎県宮崎郡清武町大字木原7083番地  
氏 名 株式会社 沖マイクロデザイン



Creation date: 12-17-2004  
Indexing Officer: TMEKURIA - TADELE MEKURIA  
Team: OIPEBackFileIndexing  
Dossier: 10073022

Legal Date: 01-10-2003

No.	Doccode	Number of pages
1	PA..	3

Total number of pages: 3

Remarks:

Order of re-scan issued on .....